

# Develop of an D-STATCOM prototype connected to the electrical power line

<sup>1</sup>Mauricio José Triana Figueroa, Ms.<sup>1</sup>, Jorge Luis Díaz Rodríguez, Ms.,<sup>1</sup>, and Aldo Pardo García, PhD.<sup>1</sup>  
<sup>1</sup>Universidad de Pamplona, {mauricio.triana, jdiazcu, apardo13}@unipamplona.edu.co

*Abstract— This paper deals with the design and implementation of a D-STATCOM prototype. It was designed in order to compensate the power factor to an optimal value. Initially, the design was based on previous research and to improve its operation additional functions was introduced. The control strategies were design, tested and implemented. The results of the connection to the electrical power line at full load was test. Finally, the results demonstrate the relationship between the increase of the inverter stage of the prototype above the electrical power line, obtaining a variable capacitor thus adjusting the power factor.*

*Keywords—D-STATCOM, FACTS, PLL, fuzzy, synchronization.*

**Digital Object Identifier:** (only for full papers, inserted by LACCEI).  
**ISSN, ISBN:** (to be inserted by LACCEI).  
**DO NOT REMOVE**



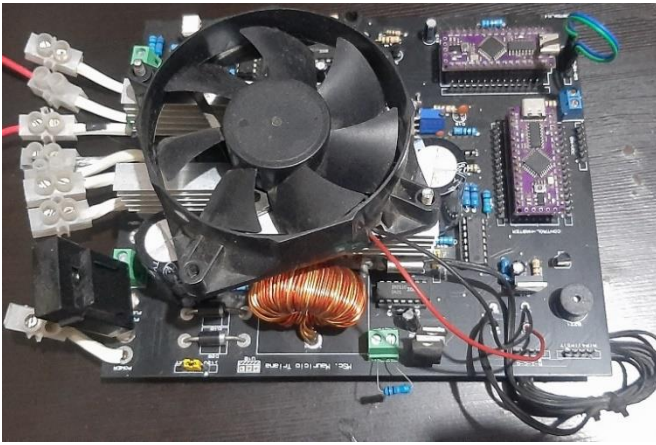


Fig. 2 Prototipo D-STATCOM.

El puente H que muestra la Fig. 3.a está compuesto por 8 IGBT irgp50b60pd1 en paralelo por cada etapa. Esta configuración se usa para dividir la carga de corriente por IGBT y disminuir su calentamiento. La conexión TRA1 y TRA2 se usa para conectar el transformador en el lado de baja.



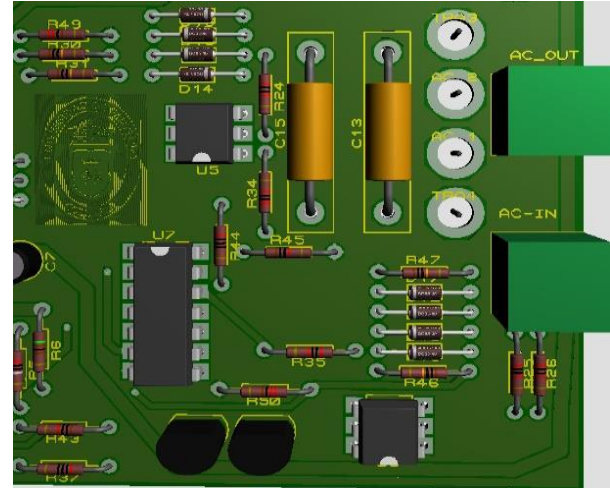
Fig. 3 Puente H del prototipo D-STATCOM.

La capacidad de corriente de un circuito depende del elemento más débil, aunque los IGBT puedan soportar una corriente de hasta 60 A. Las pistas de la tarjeta sólo pueden soportar una fracción de esta corriente, por lo tanto, se deben añadir conexiones de refuerzo externa para poder soportar mayor cantidad de corriente. Una de estas conexiones son las pistas de aluminio de la Fig. 3.b en la que se puede agregar un fragmento de alambre calibre 10 que pueda soportar desde 40A hasta 70A.

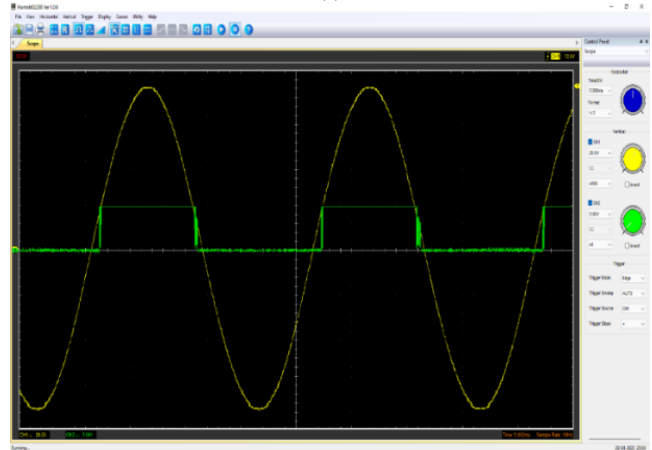
La tarjeta cuenta con un circuito detector de secuencia de fase que muestra la Fig. 4. Este circuito está conformado por un optoacoplador 4N25 y 2 resistencias de 20 K $\Omega$  para limitar la corriente de entrada, su funcionamiento es simple, en la conexión AC-IN se conecta la red eléctrica de referencia a la cual se pretende sincronizar, al igual que la entrada TRA3 y TRA4 donde se conecta el lado de alta del transformador.

Por la configuración del optoacoplador la corriente sólo circula en secuencia positiva. Esta señal se hace pasar por una compuerta lógica 74LS08 para convertirla en pulsos cuadrados. El pulso cuadrado generado por la señal de referencia y la señal del inversor se pasa por otra compuerta multiplicadora 74LS08 que sirve de referencia para ver que tanto se encuentra sincronizado las dos señales.

En la Fig. 4.a se observa las entradas AC-IN y TRA3-TRA4. En la Fig. 4.b se observa el pulso generado por la secuencia positiva tanto del inversor como de la señal de referencia AC-IN. Estas señales llegan al Arduino nano en las entradas digitales D2 que esta incorporado en la tarjeta con el fin de usarlas para la sincronización del inversor con la red eléctrica.



(a)



(b)

Fig. 4 Detector de secuencia de fase.

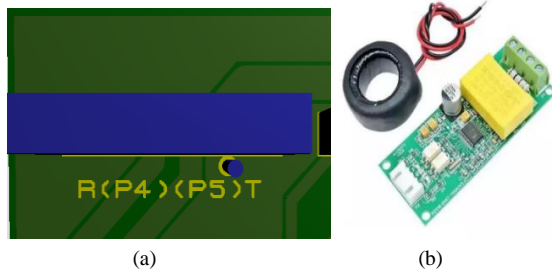
En la Fig. 5.a se observa la etapa del convertidor CD-CD de tipo elevador (*Boost*). La función del convertidor es controlar el voltaje DC en el puente H, ya que al aumentar o disminuir el voltaje en el puente H, modifica el voltaje en CA del lado de baja del transformador modificando el lado de alta. Esta etapa es muy importante ya que el funcionamiento del D-STATCOM requiere estar modificando el voltaje dependiendo del factor de potencia medido.

En la Fig. 5.b se encuentra el generador PWM que se diseña para controlar el voltaje del convertidor CD-CD. Este circuito está conformado por el dispositivo TL494 y un convertidor MCP4725, que permite modificar el ancho del pulso (PWM) para aumentar o disminuir progresivamente el voltaje de CD.



(a) (b)  
Fig. 5 Convertidor CD-CD Boost.

La tarjeta cuenta con una entrada como en la Fig. 6, que permite conectar el sensor comercial PZEM-004T en la Fig. 6.b. Este sensor nos sirve para obtener datos en tiempo real como el voltaje, la corriente, la potencia, la frecuencia y el factor de potencia. Este sensor va directamente conectado al Arduino denominado *MASTER*.



(a) (b)  
Fig. 6 Conexión del dispositivo PZEM-004T.

#### IV. CONTROL Y SINCRONIZACIÓN DEL PROTOTIPO

El funcionamiento del D-STATCOM es un convertidor de voltaje (inversor) sincronizado con la red eléctrica. Para lo que se diseña la etapa inversora del puente H en la Fig. 3. Esta etapa es la encargada de crear la onda sinusoidal a partir de una fuente DC. El control de los pulsos de tipo SPWM lo realizamos a través del Arduino Control-SPWM de la Fig. 7. Este Arduino tiene la funcionalidad de generar los pulsos necesarios en el puente H. Pero para implementar la conexión del Arduino con los IGBT se necesita la intermediación de 2 controladores IR2110. Ya que el Arduino sólo genera señales de hasta 5 V en CD, no siendo suficiente para activar los IGBT. Estos requieren de al menos 12 V en DC. Con la ayuda del IR2110 podemos convertir los pulsos de 5 V a los 12 V que se necesitan en los IGBT, generando la señal en alterna del lado de baja del transformador de acople.

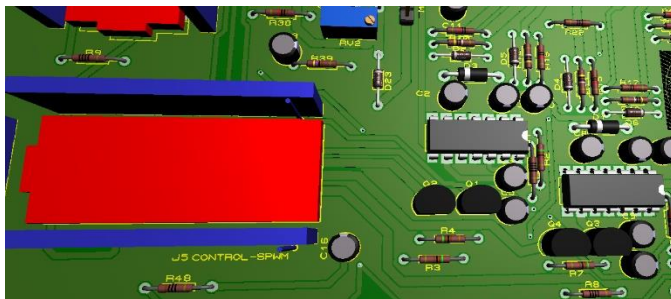


Fig. 7 Arduino controlador SPWM.

El diseño esquemático Fig. 8.a encargado de la generación de los pulsos SPWM está compuesto por 2 controladores IR2110 encargados de convertir los pulsos de 5 V en DC generado por el Arduino a pulsos de 12V en DC que necesita los IGBT, el ir2110 1 se encarga de activar los IGBT M1 y M2 Fig. 8.b, mientras que el IR2110 2 se encarga de activar los IGBT M3 y M4.

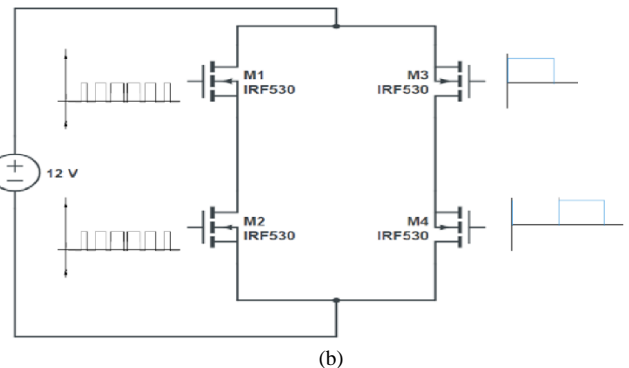
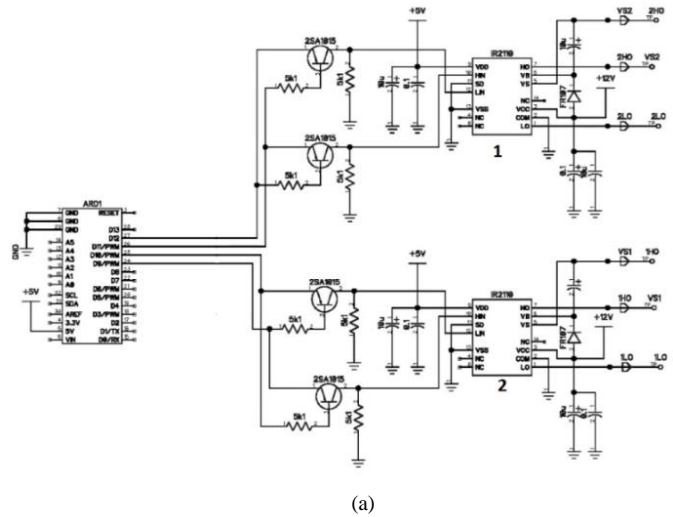


Fig. 8 Arduino controlador SPWM

En la Fig. 9 los pulsos de color verde son los generados por el Arduino pero con un voltaje pico de 12 V DC. Se puede observar, que estos pulsos poseen diferentes ciclos de trabajo. Si se mide el voltaje RMS este sería de aproximadamente 7.5 Vrms. Siendo el voltaje en el lado de baja.

Por otra parte, la señal de color amarillo es la medida en el lado de alta. Se puede observar que la forma de onda es una sinusoidal, con similitud a la de red eléctrica. Esto gracias a un capacitor en el lado de alta que permite la carga controlada proveniente de los pulsos del lado de baja.



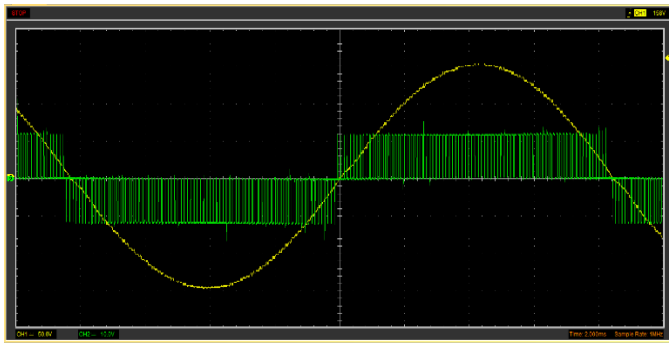


Fig. 9 Señales del lado de baja y alta en el transformador.

Cada pulso de color verde de la Fig. 9 es realizado al recorrer una lista de valores con nombre *lookUp1* en la Fig. 10. Estos valores son de diferente tamaño permitiendo recrear la onda senoidal a medida que el capacitor va cargando.

```
int lookUp1[] = {
  0, 30, 60, 90, 120, 150, 179, 208, 237, 266, 294, 322, 349, 376, 402, 428, 453, 478, 501, 524,
  547, 568, 589, 609, 628, 646, 664, 680, 695, 710, 723, 735, 747, 757, 766, 774, 781, 787, 792, 796,
  798, 800, 800, 799, 797, 794, 790, 784, 778, 770, 762, 752, 741, 729, 717, 703, 688, 672, 655, 637,
  619, 599, 579, 558, 536, 513, 489, 465, 441, 415, 389, 363, 335, 308, 280, 252, 223, 194, 164, 135,
  105, 75, 45, 15
};
```

Fig. 10 Lista de pulsos PWM.

Haciendo uso de la señal de secuencia positiva Fig. 4 que llega al Arduino denominado *CONTROL-SPWM* en el pin 2, se activa una función denominada verificar. Esta función sólo es válida en los pines 2 y 3 del Arduino nano y se activa cuando detecta una señal cambiante. Para este caso un flanco de subida denominada *RISING*.

```
attachInterrupt(digitalPinToInterrupt(2), verificar, RISING);
```

Fig. 11 Activación de la función verificar.

En el momento que se detecta el flanco de subida de color verde de la Fig. 12 en el pin 2 del Arduino se activa la función verificar. Esta función lo que realiza es la verificación en qué valor va el recorrido de una variable llamada *num*. Esta variable guarda el recorrido de la lista de valores que va generando la tabla *lookUp1[num]*. Por lo tanto, se puede saber que tan desfasada se encuentra la etapa inversora con la red eléctrica.

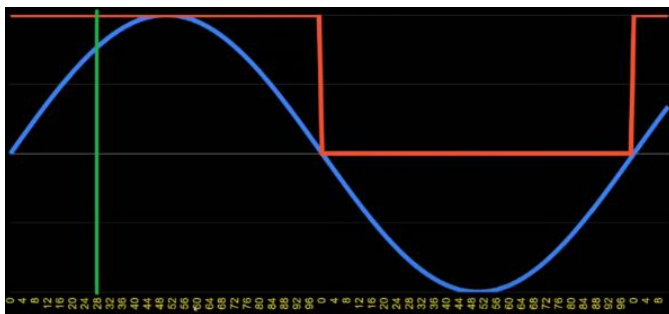
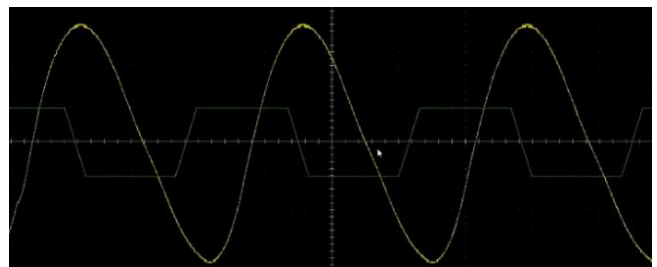


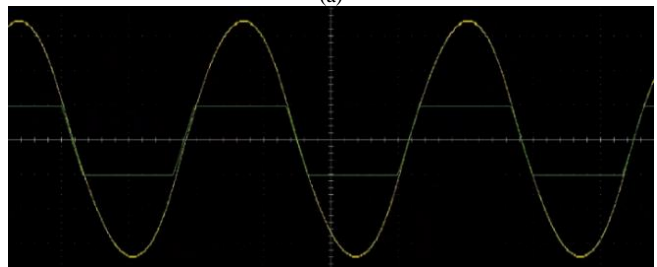
Fig. 12 Activación de la función verificar.

Se puede observar en la Fig. 12, el pulso de color verde representa el inicio de la secuencia positiva de la red eléctrica. Si se toma de ejemplo los números de la Fig. 12, en color amarillo se puede concluir que el inversor estaría adelantado, por consiguiente se restaría a la variable *num* el valor actual ( $num = num - v.actual$ ) en el que se encuentra para que el inicio de la red eléctrica coincida con el inicio del inversor.

En la Fig. 13.a se observa que la red eléctrica de color amarillo está atrasada a la señal del inversor de color verde. Pero casi de inmediato al detectar el flanco de subida de color verde de la Fig. 12. El valor de la variable *num* se iguala a cero para reiniciar el recorrido de la lista *lookUp1[num=0]* con el fin de que el inicio de la red eléctrica coincida con el inicio del inversor. Al ser una frecuencia de 60 Hz y 16.6 msec de periodo, lo cual se considera rápido en el proceso de la sincronización como muestra la Fig. 13.b.



(a)



(b)

Fig. 13 Representación del control proporcional.

Una vez que se logra el control de la frecuencia, falta controlar el valor del voltaje RMS del inversor antes de la sincronización. Para esto lo cual se agrega un prototipo un convertidor CD-CD como muestra la Fig. 14, que nos permite controlar la amplitud del voltaje en el puente H. Si se controla el voltaje del puente H estaríamos controlando el voltaje del lado de baja del transformador, que a su vez se transforma en el lado de alta.

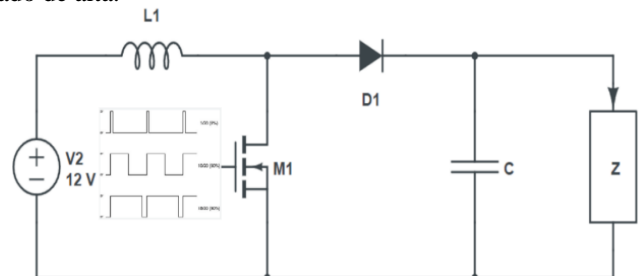


Fig. 14 Representación del control proporcional.

Los pulsos se generan a través de un circuito diseñado empleando un integrado TL494 como se muestra en la Fig. 15. Este circuito está directamente conectado al segundo Arduino denominado *CONTROL-MASTER*, por medio de un Conversor Análogo Digital (DAC) MCP4725 conectado al pin 3 del TL494. Esto permite controlar el ciclo de trabajo de activación del convertidor CD-CD. Si el voltaje aplicado al pin 3 es mayor a 3.3 V el ciclo de trabajo de activación del convertidor CD-CD es cero. Si este se disminuye de forma gradual empieza a generar pulsos con un ciclo de trabajo cada vez mayor, obteniendo un aumento en el voltaje de salida (ver Fig. 14).

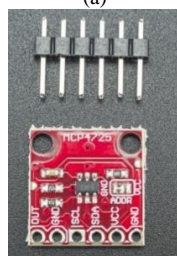
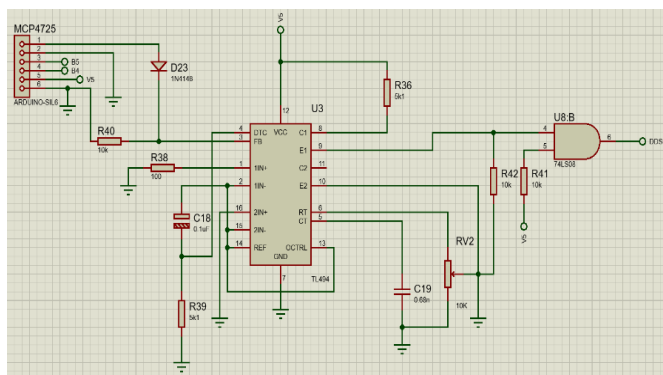


Fig. 15 Generador de pulsos TL494.

Para el control de voltaje se utilizó lógica difusa, con la herramienta *Fuzzy Logic Designer* de Matlab. Se realiza una simulación del control de voltaje. Con esta simulación se definen las funciones de membresía de entrada y de salida

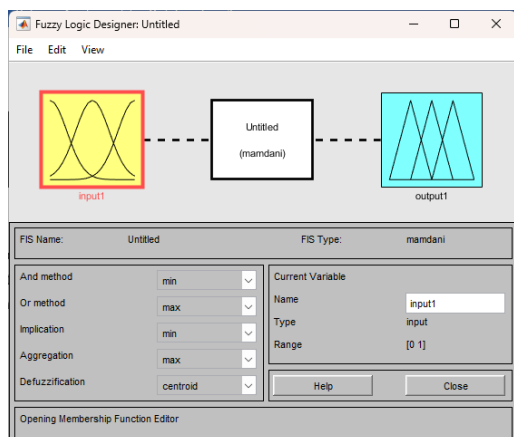


Fig. 15 Herramienta *Fuzzy Logic Designer*.

Para la implementación en el Arduino se utiliza la librería eFLL (*Embedded Fuzzy Logic Library*). Esta librería de código abierto nos permite aplicar las condiciones de entrada y salida previamente analizadas en el programa *Fuzzy Logic Designer* de Matlab de la Fig. 16.

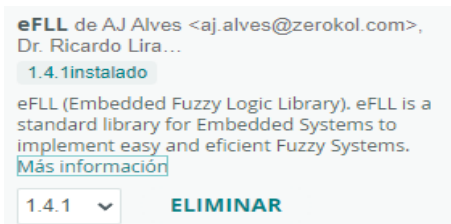


Fig. 16 Librería eFLL (*Embedded Fuzzy Logic Library*).

Una vez se sincroniza la frecuencia de la etapa inversora del prototipo D-STATCOM con la red eléctrica entra en funcionamiento el control difuso. Se puede observar que inicialmente el voltaje del inversor está por debajo del voltaje de la red eléctrica en los valores de la Fig. 17.a. Teniendo un valor negativo que va restando el valor del DAC inicial. Entre más disminuya el DAC es mayor el tiempo de activación del convertidor CD-CD de la Fig 14. Aumentando el voltaje RMS como muestran los valores de la Fig. 17.b, se puede observar que el voltaje del inversor se iguala al de la red eléctrica, verificando el correcto funcionamiento de la etapa de control.

|                  |        |   |
|------------------|--------|---|
| voltaje Inversor | 108.13 | V |
| voltaje AC       | 115.74 | V |
| Duty             | -3.00  |   |
| DAC MCP4725      | 2901   |   |

|                  |        |   |
|------------------|--------|---|
| voltaje Inversor | 115.56 | V |
| voltaje AC       | 115.25 | V |
| Duty             | 0.00   |   |
| DAC MCP4725      | 2942   |   |

Fig. 17 Sincronización con el DAC MCP4725.

Para el proceso de sincronización se utiliza un relé de estado sólido que se muestra en la Fig. 18. Este relé se activa justo en el momento del cruce por cero con el fin de disminuir la posibilidad de un comportamiento no deseado. No obstante, el prototipo cuenta con protección a nivel de código, donde se monitorea el valor de la corriente para realizar una desconexión de manera controlada. La instalación posee fusibles para proteger el circuito o si la velocidad del controlador no fuera lo suficientemente rápida.



Fig. 18 Relé de estado sólido para la sincronización en CA.

Se puede observar en la Fig. 19.a que antes de la sincronización la carga analizada tiene un factor de potencia de 0.64, una corriente de 0.03 A, un voltaje RMS de 117.90V, una potencia activa de 2.10 W y una potencia reactiva de 2.54 VAR.



Fig. 19 Control del Factor de Potencia mediante el control P&O.

En el momento de la sincronización entra en funcionamiento el control P&O de la Fig 20. Este se encarga de monitorear y modificar el voltaje DC en el puente H.

El objetivo es aumentar el voltaje de la etapa inversora por encima del voltaje de la red para que el dispositivo se comporte como un capacitor variable ajustando el factor de potencia al valor deseado que en este caso está por encima de 0.9. Inicialmente se modifica el ancho de los pulsos de color verde de la Fig. 9 para aumentar el voltaje en el lado de baja del transformador, una vez que los pulsos tengan un 100% de activación y no se llegue al valor del factor de potencia deseado entra en funcionamiento el convertidor CD-CD *boost* de la Fig. 14 modificando el DAC. En la Fig. 19.b se puede apreciar que con sólo aumentar el ancho de los pulsos de color verde de la Fig. 9 el factor de potencia queda por encima de los 0.9 deseados mostrando el correcto funcionamiento del prototipo.

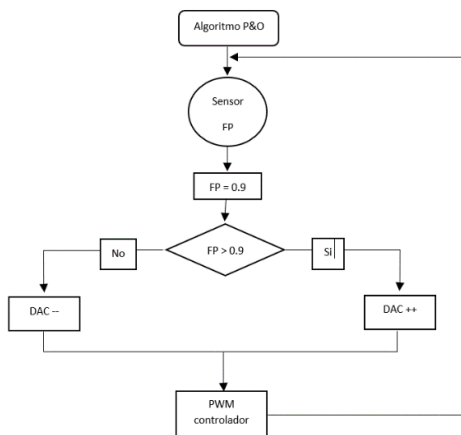


Fig. 20 Algoritmo P&O.

Para resaltar que en la Fig. 19.b se muestra la corrección del factor de potencia que lleva al aumento de la corriente a 0.25 A, la potencia activa de 27 W, y la potencia reactiva de 12.26 VAR. Lo cual se podría considerar contraproducente ya que el objetivo de la corrección del factor de potencia es disminuir la corriente del sistema aumentando su capacidad. Esto sucede ya que el prototipo tiene como fuente de energía una fuente CD compuesta por un transformador tipo toroide. También, a que el transformador de acople tiene una potencia de suministro menor al de la red eléctrica ya que en anteriores pruebas con transformadores de menor capacidad se tiene la misma corrección del factor de potencia con una corriente de más del doble. Se verifica que al cambiar el transformador por uno de mayor capacidad esa corriente disminuye significativamente.

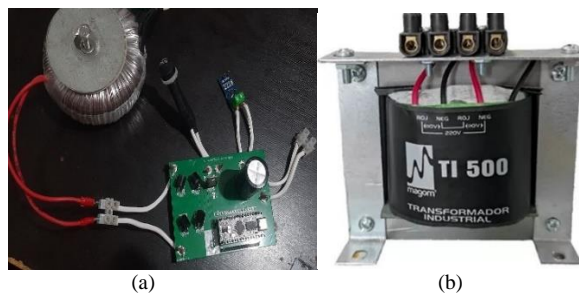


Fig. 21 Fuente de energía y transformador de acople.

#### IV. CONCLUSIONES

El control del factor de potencia funciona de manera correcta, pero para tener resultados más acorde al correcto funcionamiento del prototipo a un D-STATCOM real tocaría utilizar un transformador de más potencia, ya que al aumentar la potencia se obtiene los mismos resultados, pero con menos corriente de trabajo.

La simplicidad del control de la frecuencia se debe al diseño del detector de secuencia de fase y a la forma en la que se genera la señal SPWM del inversor ya que el diseño combinado con el código permite una sincronización rápida y estable con la red, lo cual es muy importante en el momento de mantener la conexión con la red estable.

El control de voltaje por lógica difusa fue muy eficiente pero no muy rápida ya que incluso al aplicar el control sin interrupciones este tiene una demora de aproximadamente 500 ms en cada corrección siendo que el Arduino tiene una frecuencia de 32 MHz.

#### REFERENCIAS

[1] J. C. S. Rojas, D. A. Bautista López, D. M. Barrera Leguizamón, and F. R. Jiménez López, "Simulation of the Model, Design and Control of a Current Source Inverter with Unipolar SPWM Modulation". IEEE 15<sup>th</sup> Brazilian Power Electronics Conference and 5<sup>th</sup> IEEE Southern Power Electronics Conference (COBEP/SPEC), 01-04 December, 2019, DOI: 10.1109/COBEP/SPEC44138.2019.9065891.

[2] B. H. Yuditya, R. N. Hasanah, L. Ardhenta, and T. Taufik, "Performance Comparison of Single-Phase Multilevel Inverter with SPWM Unipolar and Bipolar Switching Techniques," in Proceeding - 1st FORTEI-International Conference on Electrical Engineering, FORTEI-ICEE 2020, Institute of Electrical and Electronics Engineers Inc., Sep. 2020, pp. 102–107. DOI: 10.1109/FORTEI-ICEE50915.2020.9249911.

- [3] I. M. Al-Adwan and Y. A. Al Shiboul, "Effect of the Modulation Index and the Carrier Frequency on the Output Vol Tage Waveform of the Spwm Voltage Source Inverter," in Proceedings of the 17<sup>th</sup> International Multi-Conference on Systems, Signals and Devices, SSD 2020, Institute of Electrical and Electronics Engineers Inc., Jul. 2020, pp. 960–968. DOI: 10.1109/SSD49366.2020.9364104.
- [4] S. Hannan, S. Aslam, and M. Ghayur, "Design and Real-Time Implementation of SPWM based Inverter". 2018 International Conference on Engineering and Emerging Technologies (ICEET), 22-23 Feb., 2018. DOI: 10.1109/ICEET42254.2018.
- [5] A. Kechroud, J. M. A. Myrzik, and W. Kling, "Taking the experience from flexible ac transmission systems to flexible AC distribution systems". 42<sup>nd</sup> International Universities Power Engineering Conference, 04-06 September 2007, DOI: 10.1109/UPEC.2007.4469031.
- [6] F. Ali El-Sheikhi, Y. Mabruk Saad, S. Omar Osman, and K. M. El-Arroudi, "Voltage Stability Assessment Using R4odal Analysis of Power Systems including Flexible A. C. Transmission System (FACTS) Abstr-ucr". Large Engineering Systems Conference on Power Engineering, 07-09 May, 2003, DOI: 10.1109/LESCPE.2003.1204688.
- [7] O. Gomis-Bellmunt, J. Sau-Bassols, E. Prieto-Araujo, and M. Cheah-Mane, "Flexible Converters for Meshed HVDC Grids: From Flexible AC Transmission Systems (FACTS) to Flexible DC Grids," IEEE Transactions on Power Delivery, vol. 35, no. 1, pp. 2–15, Feb. 2020, DOI: 10.1109/TPWRD.2019.2939588.
- [8] K. Ramadhan, K. Yonathan, I. M. Ardita, F. H. Jufri, and A. R. Utomo, "Voltage stability improvement using load shedding and static VAR compensator (SVC): Study case of senayan-sambas power system," in 2nd IEEE International Conference on Innovative Research and Development, ICIRD 2019, Institute of Electrical and Electronics Engineers Inc., Jun. 2019. DOI: 10.1109/ICIRD47319.2019.9074752.
- [9] H. Masdi, N. Mariun, S. M. Bashi, A. Mohamed, and S. Yusuf, "Design of a Prototype D-Statcom using DSP Controller for Voltage Sag Mitigation."
- [10] W. N. Chang and K. D. Yeh, "Design and implementation of DSTATCOM with symmetrical components method for fast load compensation of unbalanced distribution systems," Proceedings of the International Conference on Power Electronics and Drive Systems, vol. 2, pp. 1547–1551, 2003, DOI: 10.1109/PEDS.2003.1283219.
- [11] D. Pérez García, F. García Reina, y D. Hernández Eduardo. Disminución de las pérdidas de energía eléctrica por distribución usando una tecnología novedosa de mediciones y control para la toma de decisiones. Revista Colombiana de Tecnologías de Avanzada, vol. 2, n.º 34, pp. 144–150, ago. 2019.
- [12] W. Angarita, V. Aristizabal, y E. Acevedo. Plataforma de captura, almacenamiento, procesamiento y visualización de datos de una red acelerométrica orientada al monitoreo de salud estructural. Revista Colombiana de Tecnologías de Avanzada, vol. 2, n.º 34, pp. 127–136, ago. 2019.
- [13] H. R. Rodríguez Pinzón, A. M. Puentes Velásquez y M. L. Suárez Domínguez. Estrategias para sacar ventaja de las tecnologías disruptivas en el sector de las tecnologías de la información y las comunicaciones. Revista Colombiana de Tecnologías de Avanzada, vol. 2, n.º 34, pp. 24–29, ago. 2019.