

Remote control and access to FPGAs development boards for remote learning of digital electronics courses

Alvarado Rivera Alberto, Vega Martínez Juan
{aalvarado@utp.edu.pe, juan.vega25@gmail.com}
School of Engineering
Universidad Tecnológica del Perú

Abstract— This paper describes the remote control and access to a FPGA development board for the verification of designs and practical applications applied in the topics of digital electronics courses for undergraduate Engineering students. The board used is a DEI from Altera in which it was connected to a microcontroller through its GPIO in order to generate input stimuli or impulses by controlling its buttons and pushbuttons. Through a graphical interface generated and loaded on the screen, you can manipulate these buttons and pushbuttons as if it were done on the board itself. The changes are visualized through a web camera connected to the computer and pointing to the development board. Test results show that designs made using the IDE of QUARTUS II can be successfully verified and tested on the board remotely. Complete compilation and remote-control times are around 8 to 9 seconds.

Keywords—FPGA, GPIO, IDE, QUARTUSII

Digital Object Identifier (DOI):

<http://dx.doi.org/10.18687/LACCEI2022.1.1.110>

ISBN: 978-628-95207-0-5 **ISSN:** 2414-6390

Control y acceso remoto a tarjetas de desarrollo con FPGAs para el aprendizaje remoto de cursos de electrónica digital

Alvarado Rivera Alberto, Vega Martínez Juan
{aalvarado@utp.edu.pe, juan.vega25@gmail.com}
Facultad de Ingeniería
Universidad Tecnológica del Perú

Abstract— This paper describes the remote control and access to a FPGA development board for the verification of designs and practical applications applied in the topics of digital electronics courses for undergraduate Engineering students. The board used is a DE1 from Altera in which it was connected to a microcontroller through its GPIO in order to generate input stimuli or impulses by controlling its buttons and pushbuttons. Through a graphical interface generated and loaded on the screen, you can manipulate these buttons and pushbuttons as if it were done on the board itself. The changes are visualized through a web camera connected to the computer and pointing to the development board. Test results show that designs made using the IDE of QUARTUS II can be successfully verified and tested on the board remotely. Complete compilation and remote-control times are around 8 to 9 seconds.

Keywords—FPGA, GPIO, IDE, QUARTUSII

I. INTRODUCCIÓN

La enseñanza de la electrónica en sus fundamentos es muy importante para los futuros ingenieros en esta especialidad, así como para las ramas afines. El diseño electrónico digital usado en la parte práctica con dispositivos de lógica reconfigurable permite manejar en los estudiantes las técnicas de diseño actual y poder aplicarlas en diferentes lugares y centro de desarrollo. Interactuar con una tarjeta de desarrollo basada en FPGAs a parte de su propio simulador de tiempos y conjuntamente con un software de simulación electrónica normalmente usado en las clases, da al estudiante una mejor visión y verificación de sus diseños. A raíz de la pandemia del COVID-19 los estudiantes se vieron impedidos de poder acceder a los laboratorios presenciales donde se utilizan estas herramientas tanto en las clases como en práctica libre, debido a ser un espacio cerrado y de gran afluencia de personas. Este impedimento fue evidenciado por el comunicado de la OMS tal como se indica en [1], así como las recomendaciones de distanciamiento y lugares ventilados por el centro para el control y prevención de enfermedades tal como se detalla en [2].

Si bien ya está en marcha próximamente el retorno a clases mediante la semipresencialidad y de acuerdo a las realidades en

ese momento se buscará tener una presencialidad completa, el control y acceso remoto para tarjetas de desarrollo con FPGA permitirá lograr que estudiantes que no puedan adquirir estas tarjetas o no puedan acercarse al laboratorio de la universidad comprobar sus diseños desde su casa o desde cualquier lugar debiendo tener únicamente comunicación a internet.

II. LABORATORIOS PRESENCIALES, REMOTOS Y VIRTUALES.

El desarrollo de cursos en electrónica digital para estudiantes en ingeniería ha venido desarrollándose hasta antes del 2020 en forma presencial en los diferentes ambientes de la universidad, normalmente consta de una sesión teórica y luego su respectiva sesión práctica. Se utiliza para la parte práctica tarjetas de desarrollo basadas en FPGAs. A raíz de la pandemia del COVID-19 para la parte práctica se tuvo que migrar a trabajar únicamente con el IDE donde se usa el VHDL y el simulador de tiempos para poder corroborar los diseños realizados por los estudiantes. En la figura 1 mostramos una gráfica que permite ver una respuesta del simulador de tiempos.

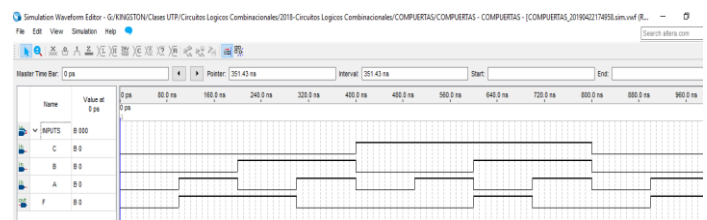


Figura 1. Diagrama de tiempos para un circuito combinacional

El uso de estos diagramas de tiempos es bastante duro para los estudiantes, debido a que debe configurarse varios parámetros y para su entendimiento del gráfico debemos tener un buen análisis, esto ocasiona en muchos de los estudiantes un cierto rechazo al no saber directamente que están manipulando, activando o controlando.

Los laboratorios virtuales son una opción de ayuda para poder mejorar la parte práctica de los cursos de electrónica digital ya que entregan todo un entorno virtualizado, es decir, desde su propio entorno para el uso del lenguaje de descripción

de hardware, la manipulación directa de su tarjeta ya sea de forma gráfica elaborada en su propio entorno o también mediante su propia visualización. En la figura 2 mostramos un entorno de un laboratorio virtual.



Figura 2. Entorno de desarrollo de un laboratorio virtual

Los laboratorios virtuales permiten modificar el requerimiento de la práctica dando cierta flexibilidad a los estudiantes para poder realizar prácticas adicionales [3]. Sin embargo, los laboratorios virtuales tienen ciertas desventajas. Los gráficos de los laboratorios virtuales se asemejan a los de juegos en línea o videojuegos y los estudiantes pueden dejar de tomar la seriedad requerida para poder desarrollar una mejor experiencia práctica [4]. Ciertos laboratorios virtuales cuestan un monto y cada cierto tiempo debe pagarse actualizaciones debido a que los fabricantes actualizan sus versiones para familias más actuales o nuevas FPGAs.

Los laboratorios remotos tienen buenas ventajas debido a que pueden manipular y controlar las tarjetas de desarrollo desde cualquier lugar, se trabaja con el entorno propio (IDE) del fabricante ya que es libre y puede actualizarse fácilmente. Asimismo, se puede trabajar con un conjunto de estudiantes en forma semipresencial y con otros al mismo tiempo desde sus casas o lugares con conexión a internet. Los laboratorios remotos pueden contribuir a la motivación de los estudiantes, permitiendo que puedan interactuar constantemente con dispositivos reales o tarjetas reales en lugar de simulaciones [5]. Estudios importantes de los resultados de este tipo de laboratorios en el aprendizaje de los estudiantes fue realizado por "VISIR" (virtual instrument system in reality): demostró que el uso de este laboratorio remoto tuvo un efecto positivo en el aprendizaje de los estudiantes [6]. Existen diferentes enfoques de laboratorios remotos, por ejemplo el proyecto Laborem [7] que es un laboratorio tipo SCADA basado en software y hardware libre. Otro ejemplo es un desarrollo de sistemas de medición con sistemas embebidos para el laboratorio de mecatrónica usando LABVIEW y el COMPACT-RIO [8].

III. PRINCIPALES COMPONENTES DEL LABORATORIO REMOTO

A continuación, detallamos los principales componentes utilizados en este proyecto.

- Tarjeta de desarrollo DE1-ALTERA

Al realizar diseño electrónico digital, la tarjeta de desarrollo es la herramienta principal para comprobar dichos diseños, usa un entorno del propio fabricante el QUARTUS II de ALTERA, y posee múltiples periféricos que permite abarcar una gran cantidad de dispositivos para su control y comunicación. Es importante recordar que aquí se diseña hardware mediante un lenguaje de descripción pudiendo ser VHDL o VERILOG. La figura 3 muestra la tarjeta de desarrollo utilizada en el proyecto.

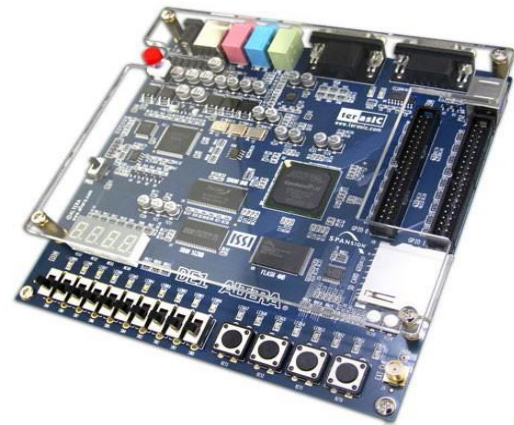


Figura 3. Tarjeta de Desarrollo para FPGA DE1-Altera

- Tarjeta electrónica de interfaz de comunicación

Esta tarjeta a sido elaborada para poder tener una comunicación entre la tarjeta de desarrollo DE1 y el computador este mediante una interfaz gráfica. Consta de un microcontrolador de la familia SMT de 8bits conectada y adaptada a socket de pines tipo hembra para su conexión con los GPIOs de la tarjeta de desarrollo. La figura 4 muestra el diseño de la tarjeta en 3D elaborada en ALTIUM DESIGNER y la figura 5 muestra la tarjeta de interfaz de comunicación terminada.

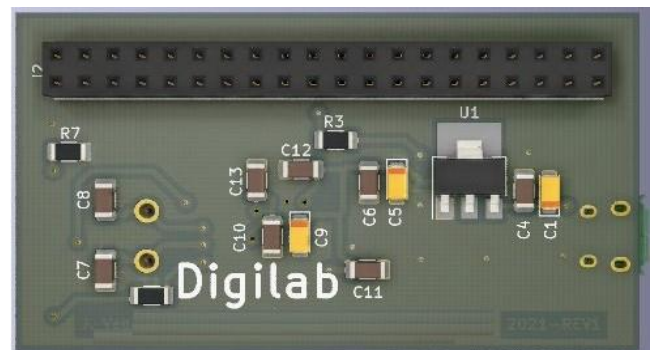


Figura 4. Diseño 3D de la tarjeta de interfaz de comunicación

IV. DESARROLLO DE LA SOLUCIÓN

En esta parte describimos el funcionamiento del Proyecto en base al siguiente esquema:



Figura 5. Tarjeta de interfaz de comunicación

- Interfaz gráfica de comunicación

Esta interfaz gráfica permite comunicarse desde el entorno del escritorio hacia la tarjeta de desarrollo mediante la tarjeta electrónica de interfaz de comunicación. El IDE de Lazarus es un entorno de programación visual estable y rico en funciones para el compilador FreePascal. La figura 6 muestra la interfaz elaborada.

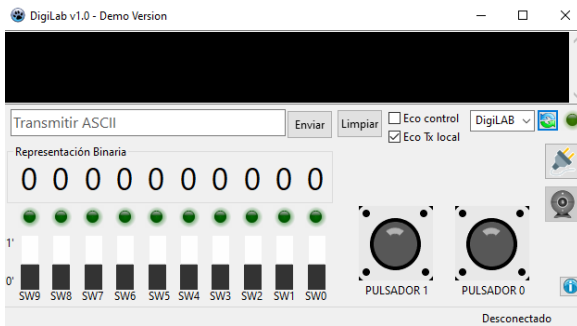


Figura 6. Interfaz gráfica de comunicación

- Computadora de mesa y webcam.

Se trabaja con una computadora de mesa convencional de recursos aceptables, para este caso un procesador Intel I5 y con una webcam cámara web de 720P. La computadora lleva instalada el software QUARTUS II, la interfaz gráfica de comunicación DIGILAB y el software de comunicación libre para acceso remoto el ANYDESK.



Figura 7. PC Y Webcam convencionales



Figura 7. Esquema de funcionamiento del sistema

El estudiante se conecta desde su casa o cualquier punto con acceso a internet a la computadora del laboratorio mediante el software ANYDESK, este software es libre y de fácil descarga el cual solicitará un código de acceso a la PC de laboratorio (ver figura 8), una vez permitido el acceso el estudiante podrá manipular esta computadora quien tiene ya instalado el programa del QUARTUS II y también la aplicación DIGILAB. Esta aplicación instalada en el escritorio es la que debe de estar conectado a la tarjeta DE1-ALTERA mediante su puerto de comunicación (COM), a la interfaz de comunicación y esta a su vez debe estar conectado mediante el cable USB a la computadora. Mediante una Webcam se puede visualizar el comportamiento de la tarjeta de desarrollo, es decir, probar el funcionamiento de los leds o displays mediante diferentes códigos. Asimismo, la interfaz gráfica de comunicación permite poder manipular pulsadores y switches tal como si se estuviera utilizando la tarjeta de desarrollo en forma física.

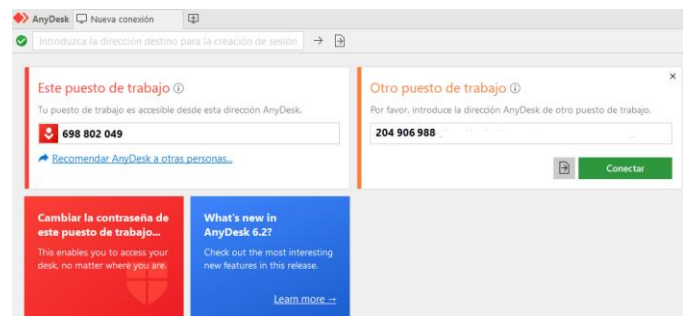


Figura 8. Entorno de trabajo del ANYDESK

La figura 8 muestra el entorno de acceso mediante el ANYDESK con un código de 9 dígitos, uno correspondiente a la estación de trabajo del alumno y el otro es la estación de trabajo donde se encontrará la tarjeta de desarrollo visualizada por la webcam.

Para el uso del sistema completo el participante tendrá dos opciones:

- Realizar todo su diseño usando el lenguaje VHDL en su computadora personal y conectarse para cargar únicamente el archivo “.sof”.
- Realizar todo su diseño usando el lenguaje VHDL dentro de la misma estación de trabajo del laboratorio y cargar su archivo desde este mismo lugar.

La tarjeta interfaz de comunicación mediante su microcontrolador se encarga de recibir las órdenes que provienen del ordenador (de la interfaz gráfica) y mediante su programación convierte dichas órdenes en impulsos de entrada para poder controlar en tiempo real los periféricos de la tarjeta.

Esta interfaz tiene 10 interruptores, 10 focos leds y 2 pulsadores los cuales emulan los dispositivos de reales de la tarjeta de desarrollo, además, posee una pantalla indicadora de datos mostrando si los componentes descritos anteriormente están activos.

A continuación, mostramos un ejemplo de un código VHDL desarrollado en el entorno del IDE QUARTUS II, este código ya ha sido compilado y cargado en la tarjeta de desarrollo. Luego mediante un botón, emulada por la interfaz gráfica de comunicación se logra hacer posible que el código funcione. Ver figura 9

Una cámara webcam permite monitorear en el escritorio la imagen de la tarjeta de desarrollo DE1-ALTERA y además, de ser necesario, los equipos y dispositivos que forman parte de todo el sistema. En este caso el participante con su acceso remoto puede visualizar la respuesta de la tarjeta, ya sea en forma directa mediante sus periféricos como leds o displays; así como la respuesta a los impulsos de entrada mediante pulsadores o switches.

La versatilidad del sistema y de la tarjeta de desarrollo DE1-ALTERA permiten realizar diferentes tipos de práctica para los temas de electrónica en lógica combinacional (comprobación de funciones lógicas mediante tablas de verdad, circuitos aritméticos, decodificadores, multiplexores, comparadores, etc.) así como en lógica secuencial (flip flops, contadores, registros, memorias, etc.).

Es importante indicar que esta tarjeta de desarrollo tiene 2 zócalos de expansión GPIO y la tarjeta de interfaz de comunicación solo a utilizado una, esto deja posibilidades de poder aumentar periféricos para otros tipos de diseño para su control como por ejemplo motores DC, SERVOS, LCD, etc.

En la figura 10 se muestra el equipo completo funcionando, esta consta de la PC, la tarjeta de desarrollo DE1-ALTERA, la tarjeta de interfaz de comunicación conectada y la webcam, pudiéndose mantenerse encendidos todo el tiempo o durante los tiempos de laboratorio de práctica.

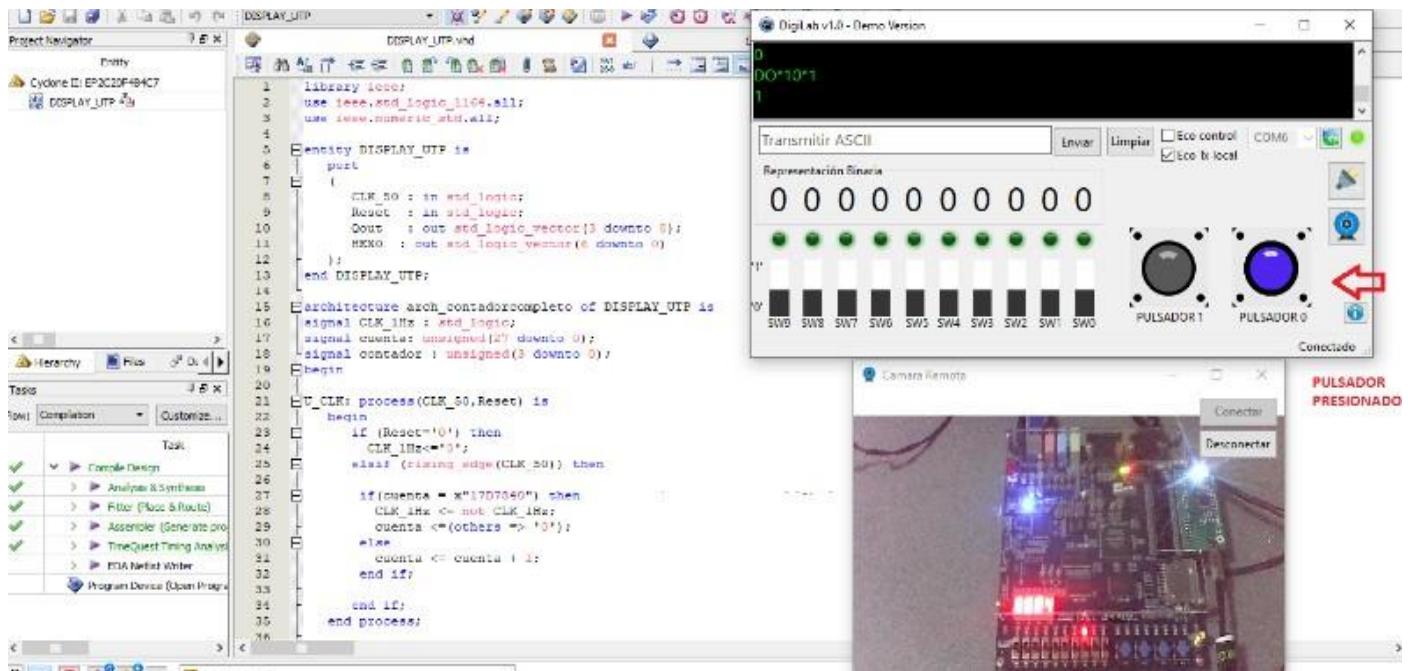


Figura 9. Visualización remota del sistema funcionando

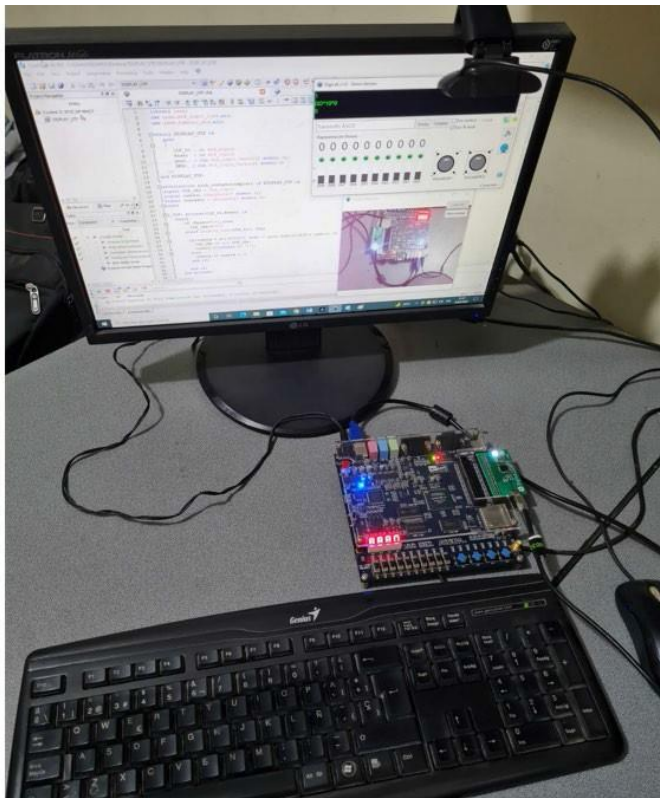


Figura 10. Sistema completo funcionando

V. PRUEBAS Y RESULTADOS

Se realizaron las pruebas de simulación y grabación en la tarjeta DE1-ALTERA de forma remota teniendo en cuenta los tiempos de transmisión y recepción del diseño debido a que se busca obtener un mínimo tiempo para una rápida verificación y/o levantamiento de posible error en el código de diseño. A continuación, mostramos una tabla donde se realizaron pruebas de compilación:

No de pruebas	Tiempo de inicio(s)	Tiempo de compilación(s)	Tiempo promedio (s)
1	0.00s	8.32s	8.79s
2	0.00s	8.78s	
3	0.00s	9.05s	
4	0.00s	8.24s	
5	0.00s	8.98s	
6	0.00s	9.12s	
7	0.00s	8.64s	
8	0.00s	8.98s	
9	0.00s	8.77s	
10	0.00s	9.01s	

Se muestra en las siguientes figuras 11 y 12 el reporte de la compilación completa, así como el RTL del código siendo un contador binario de 4 bits visualizado en el display, una de las pruebas realizadas.

Table of Contents		Flow Summary	
Flow Summary	Flow Status	Successful - Wed Feb 09 23:54:50 2022	
Flow Settings	Quartus II 64-Bit Version	13.0.1 Build 232 06/12/2013 SP 1 SJ Web Edition	
Flow Non-Default Global Settings	Revision Name	DISPLAY_UTP	
Flow Elapsed Time	Top-level Entity Name	DISPLAY_UTP	
Flow OS Summary	Family	Cyclone II	
Flow Log	Device	EP2K20F484C7	
Analysis & Synthesis	Timing Models	Final	
Filter	Total logic elements	62 / 18,752 (< 1 %)	
Flow Messages	Total combinational functions	62 / 18,752 (< 1 %)	
Flow Suppressed Messages	Dedicated logic registers	33 / 18,752 (< 1 %)	
Assembler	Total registers	33	
TimeQuest Timing Analyzer	Total pins	13 / 315 (4 %)	
	Total virtual pins	0	
	Total memory bits	0 / 239,616 (0 %)	
	Embedded Multiplier 9-bit elements	0 / 52 (0 %)	
	Total PLLs	0 / 4 (0 %)	

Figura 11. Reporte de compilación

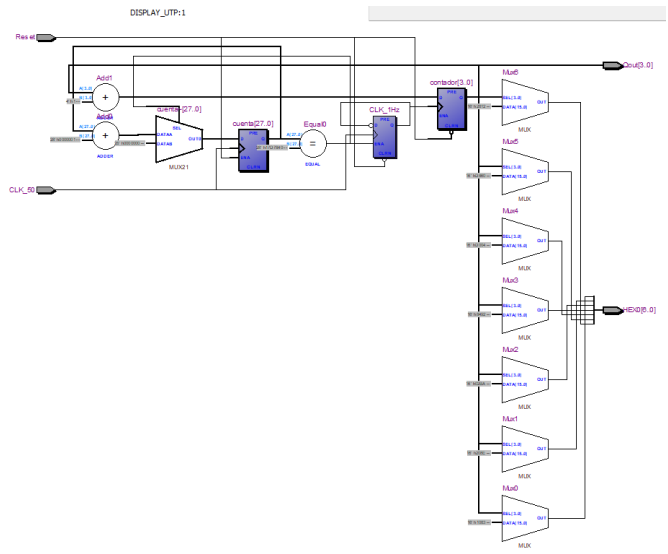


Figura 12. Diagrama RTL del diseño realizado.

V. CONCLUSIONES

- Se concluye que el sistema completo funciona con las herramientas de software y hardware diseñadas y utilizadas en el presente trabajo de acuerdo a las pruebas realizadas y mostradas.
- Los tiempos de compilación completa y control remoto están alrededor de 8 a 9 segundos los cuales, teniendo en cuenta que se está manipulando tanto la computadora como la tarjeta de desarrollo en forma remota, son tiempos aceptables.

- Como trabajo a futuro se pasará a elaborar una tarjeta complementaria conectada al GPIO restante, que permita manipular otros tipos de periféricos como Motores DC, Servomotores, displays LCD y TOUCH, así como sensores que permitan comprobar el funcionamiento de la comunicación serial e I2C.

REFERENCIAS

- [1] M “Prevención y mitigación de la COVID-19 en el lugar de trabajo” 19/05/2021–OMS/OIT
<https://apps.who.int/iris/rest/bitstreams/1350486/retrieve>
- [2] M. M “Prevención y mitigación de la COVID-19 en el lugar de trabajo” 19/05/2021–OMS/OIT .
https://www.ilo.org/global/topics/safety-and-health-at-work/resources-library/publications/WCMS_747910/lang-es/index.htm
- [3] S. W. Tho et al., “A Systematic Review of Remote Laboratory Work in Science Education with the Support of Visualizing its Structure through the HistCite and CiteSpace Software,” International journal of science and mathematics education, vol. 15, no. 7, pp. 1217–1236, 2017, doi: 10.1007/s10763-016-9740-z
- [4] T. Budai and M. Kuczmann, “Towards a modern, integrated virtual laboratory system,” Acta Polytechnica Hungarica, vol. 15, no. 3, pp. 191–204, 2018.
- [5] S. W. Tho et al., “A Systematic Review of Remote Laboratory Work in Science Education with the Support of Visualizing its Structure through the HistCite and CiteSpace Software,” International journal of science and mathematics education, vol. 15, no. 7, pp. 1217–1236, 2017, doi: 10.1007/s10763-016-9740-z.
- [6] J. Garcia-Zubia et al. “Empirical analysis of the use of the VISIR remote lab in teaching analog electronics,” IEEE transactions on education, vol 60, no 2, p. 149, 2017, doi: 10.1109/TE.2016.2608790.
- [7] L. Pellegrino et al. “Remote Laboratory Testing Demonstration” Energies, vol 13, num 9, p.2283, 2020 , doi 10.3390/en 13092283.
- [8] “Desarrollo de un Sistema de medición con sistemas embebidos digitales para el laboratorio de mecatrónica de la escuela de ingeniería de mantenimiento”-RRAAE
https://rrae.cedia.edu.ec/Record/ESPOCH_27dfc343527b69da5ec2f318ba997205