

A two-way differential power divider/combiner implemented in a silicon–germanium BiCMOS technology

Vladimir García Santos, Carlos Efrain Andrade
Universidad Técnica del Norte
FICA
Ibarra, Ecuador
vigarcia@utn.edu.ec

Abstract– This article presents a new and compact two-way differential power splitter/combiner implemented in a silicon–germanium BiCMOS technology. The design of the power splitter/combiner is applicable in long-range automotive radar applications. The power splitter/combiner is designed at a center frequency of 77 GHz for equal power division, with all ports coupled to 50 Ω. The internal radius is 18 μm, which is suitable for system integration in monolithic microwave integrated circuit applications. The results reveal an improved

Keywords– BiCMOS, differential power splitter/combiner, millimeter waves; silicon germanium, monolithic microwave integrated circuits.

Digital Object Identifier (DOI):
<http://dx.doi.org/10.18687/LACCEI2017.1.1.181>
ISBN: 978-0-9993443-0-9
ISSN: 2414-6390

Divisor/Combinador Diferencial de Potencia de Dos-Vías Implementado en una Tecnología SiGe BiCMOS

Vladimir García Santos, Carlos Efrain Andrade
Universidad Técnica del Norte
FICA
Ibarra, Ecuador
vigarcia@utn.edu.ec

Resumen—Este artículo presenta un nuevo y compacto divisor/combinador diferencial de potencia de dos vías implementado en una tecnología SiGe BiCMOS. El diseño del divisor/combinador de potencia es aplicable, por ejemplo, en aplicaciones de radares de automoción de largo alcance; el divisor/combinador de potencia está diseñado a una frecuencia central de 77 GHz para una división de potencia igual, con todos los puertos acoplados a 50 Ω . El radio interior es de 18 μm , que es adecuado para la integración de sistemas en aplicaciones de circuitos integrados de microondas monolíticos (MMIC). Los resultados muestran una pérdida de retorno mejor de 24.927 dB y una baja pérdida de inserción de 1.3 dB.

Indice de términos—BiCMOS; divisor/combinador diferencial de potencia; ondas-milimétricas; silicio-germanio (SiGe); circuitos integrados de microondas monolíticos (MMIC).

I. INTRODUCCIÓN

En los últimos años el área de las telecomunicaciones ha tenido avances a gran escala ya sea debido al auge de la banda ancha o las nuevas normas de las telecomunicaciones lo que ha dado lugar a requerir dispositivos de alto rendimiento, pero estos tienden a tener un mayor grado de complejidad en el diseño de los circuitos. Los nuevos servicios de alta velocidad de datos están promoviendo el uso de frecuencias de operación cada vez más altas en sistemas ópticos e inalámbricos, no obstante que requieren una mayor integración de múltiples funciones en un mismo chip y un consumo de energía reducido. Las aplicaciones de microondas como los radares de automoción (77 GHz) también son extremadamente exigentes en el rendimiento de RF y sus condiciones de operación. Para apoyar esta demanda, muchas empresas invierten agresivamente en tecnología BiCMOS que proporciona la respuesta óptima para esas necesidades [1].

El rango de frecuencias de 77 GHz se ha vuelto muy importante debido a las aplicaciones del radar de automoción de largo alcance. Capaces de soportar una serie de nuevas características y funciones que permiten la disponibilidad de una plataforma tecnológica adecuada para operar el sensor en el automóvil y el entorno en el que funciona en manera tal de satisfacer los requisitos más técnicos y operativos, los sistemas de radar de 77 GHz para automóviles tienen un futuro

prometedor, la alta precisión y excelente escalabilidad de corto a largo alcance. Para estas aplicaciones, los divisores y combinadores de potencia son ampliamente utilizados debido a que tienen baja pérdida de inserción y características de alto aislamiento.

Este trabajo propuesto se basa en una configuración de divisor/combinador previamente propuesto en [2] y expande el concepto en un novedoso y compacto divisor/combinador diferencial de potencia de dos vías integrado en una tecnología de SiGe BiCMOS. Los dos puertos diferenciales que se realizan en una capa (METAL 6T) y se usa otra capa (METAL 5T) para el puerto de entrada diferencial. Para la creación de este divisor/combinador diferencial de potencia de dos vías se hizo una aplicación en MatLab. La aplicación nos permite cambiar los parámetros de la estructura y crearlo en un software comercial basado en FEM a través de un script.vbs

II. TECNOLOGÍA

BiCMOS combina los puntos fuertes de dos tecnologías de proceso diferentes en un solo chip. Los transistors bipolares ofrecen alta velocidad y ganancia, que son críticos para las secciones analógicas de alta frecuencia, mientras que la tecnología CMOS sobresale por construir puertas lógicas simples y de bajo consumo. Al integrar las piezas RF, analógicas y digitales en un solo chip, la tecnología SiGe BiCMOS reduce drásticamente el número de componentes externos y optimiza el consumo de energía.

La tecnología BiCMOS9MW se definió utilizando HCMOS9 de 0.13 μm como proceso base, para abordar aplicaciones de ondas milimétricas, frecuencias de hasta 77 GHz para aplicaciones de radar de automoción se introdujeron algunos niveles adicionales, tanto en el extremo frontal como en el posterior. Las líneas de interconexión están hechas de seis niveles de cobre para los cuales los dos más altos son de 3 μm de espesor (M5T y M6T). Por último, se agrega un condensador MIM y se enruta usando la capa de recubrimiento de almohadilla de aluminio (Alucap). En la Fig. 1. se proporciona una sección transversal de la tecnología BiCMOS9MW [3]- [4].

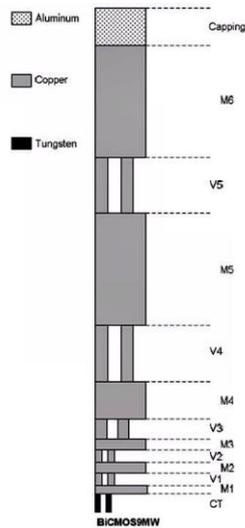
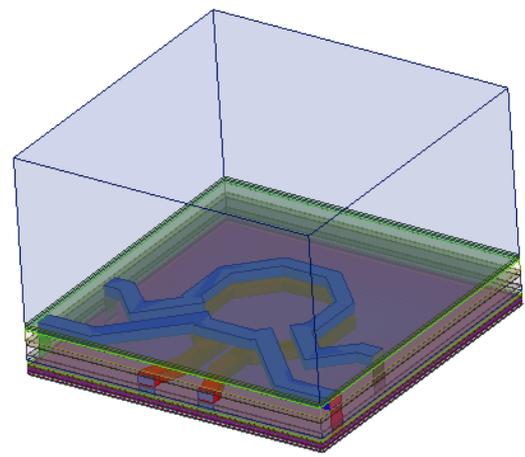


Fig. 1. Sección transversal de la tecnología ST Microelectronics BiCMOS 9MW[2].

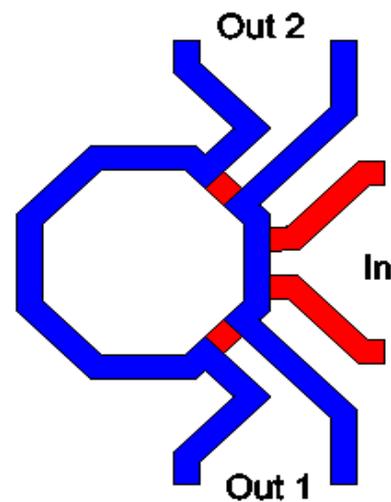
III. ESTRUCTURA: DIVISOR/COMBINADOR DIFERENCIAL DE POTENCIA

El divisor/combinador diferencial de potencia de 2-vías con la tecnología ST Microelectronics BiCMOS 9MW se puede observar en la Fig. 2 (a) y como se encuentran distribuidos sus puertos podemos observar en la Fig. 2 (b) donde el puerto diferencial de entrada (Puerto 3) se encuentra en la capa M5T y está conectado a un anillo octogonal con ancho W y radio interior r . Siguiendo el enfoque empleado para transformadores integrados en el chip, un segundo anillo octogonal está situado en la capa de metal superior (M6T). El efecto de acoplamiento magnético vertical que tiene lugar entre los anillos alineados es el mecanismo fundamental, ya que ofrece un factor de acoplamiento magnético mayor que el acoplamiento magnético horizontal. El enfoque aquí propuesto es por lo tanto más compacto y permite una distribución uniforme de la potencia de salida entre los diferentes puertos.

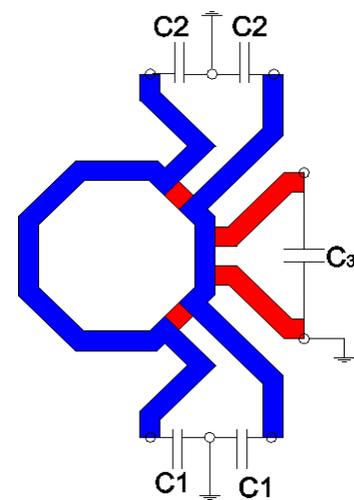
La optimización del divisor/combinador diferencial de potencia de 2-vías en un chip requiere un diseño preciso de los componentes, el procedimiento de diseño del dispositivo mostrado en la Fig. 2 (b) requiere de un cierto mecanismo. En primer lugar, se determina el radio r del anillo de entrada haciendo que este componente funcione a la frecuencia de resonancia del diseño que, para el caso en cuestión, es igual a 77 GHz. Una vez definido este parámetro, se determina la geometría del divisor para preservar la uniformidad de fase y amplitud de salida. La anchura de las trazas, W , se utiliza para afinar la frecuencia de funcionamiento y afecta a la impedancia de entrada. En general, el acoplamiento de los puertos de entrada es difícil de controlar. De hecho, la impedancia de entrada es intrínsecamente inductiva y este efecto no puede compensarse cambiando la geometría del circuito.



(a)



(b)



(c)

Fig. 2. Divisor/combinador diferencial de potencia de 2-vías (a)vista en 3-D (b)vista superior (c) con los condensadores shunt

Por esta razón, es necesario añadir una red de acoplamiento a todos los puertos, como se muestra en la Fig. 2 (c). La red de acoplamiento está compuesta por un condensador shunt y por un par de condensadores conectados a tierra para los puertos de entrada y salida respectivamente, ya que estos actuaran como si fueran un BALUN.

El divisor/combinador diferencial de potencia de 2-vías propuesto fue diseñado tomando como referencia el proceso BiCMOS 9MW, ya que ha demostrado ser adecuado para aplicaciones de ondas milimétricas y en particular para componentes en el chip de radares de automoción de 77 GHz.

La geometría del divisor/combinador diferencial de potencia de 2-vías propuesto se simuló utilizando un software comercial basado en FEM [5]. Los condensadores shunt se utilizaron para diseñar las redes de acoplamiento. Estos componentes no se incluyeron en la simulación de onda completa, sino que se integraron con los resultados FEM basados en un simulador de circuito. Por lo tanto, la geometría fue simulada en paralelo con el análisis de circuitos necesarios para optimizar los valores de las redes de acoplamiento. Los valores finales de los parámetros geométricos y de la red de acoplamiento se presentan en la Tabla I.

TABLE I. DEFINICIÓN DE LA GEOMETRÍA Y LA RED DE ACOPLAMIENTO

Parámetros del Divisor/Combinador de Potencia		
Parámetros	Valor	Unidad
Radio interior (r)	18	μm
Ancho de la traza de entrada (W)	5	μm
Ancho de la traza de salida (w)	5	μm
Separación entre cada puerto (s)	5	μm
Longitud del puerto (h)	18	μm
Parámetros de la Red de Acoplamiento		
Capacitor	Valor	Unidad
C1	255	fF
C2	255	fF
C3	80	fF

IV. RESULTADOS

Como es típico en los circuitos de microondas que funcionan a altas frecuencias en lugar de utilizar la matriz de impedancia viene utilizada la matriz de dispersión, por

consiguiente, se prefiere llevar a cabo mediciones de las ondas incidentes y las reflejadas, teniendo en cuenta lo que entra y lo que sale del circuito. Por lo tanto, para definir los parámetros de dispersión en este caso para el divisor/combinador diferencial de potencia de 2-vías propuesto se define que tiene 2 puertos de salida y una entrada.

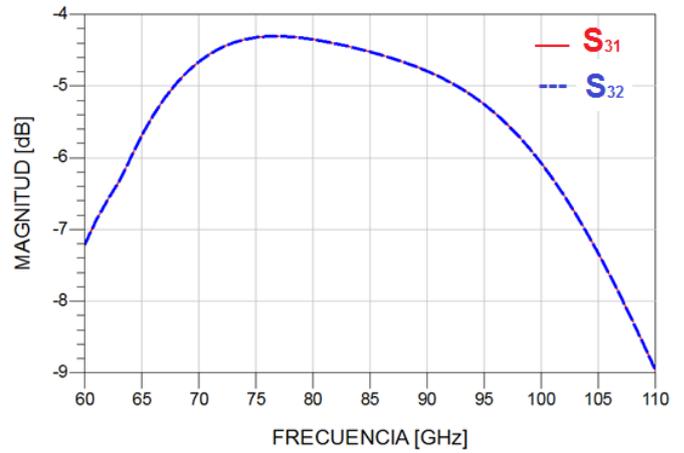


Fig. 3. Simulación de la pérdida de inserción del divisor/combinador diferencial de potencia de 2-vías.

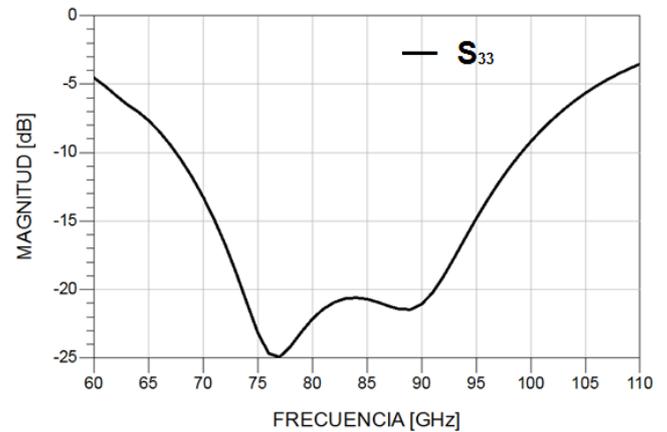


Fig. 4. Simulación de la pérdida de retorno del divisor/combinador diferencial de potencia de 2-vías.

Los resultados obtenidos de los parámetros de dispersión de este trabajo se muestran en la Fig. 3 y Fig. 4. El divisor/combinador diferencial de potencia de 2-vías presenta una pérdida de inserción de 1,3 dB siendo $S_{31}=S_{32}= 4,3$ dB. La pérdida de retorno $S_{33}=24,927$ es superior a 10 dB desde 68 hasta 99 GHz, lo que nos indica que está bien adaptado y el pico más bajo está centrado a la frecuencia central 77 GHz.

V. CONCLUSIÓN

En el siguiente trabajo se presenta un divisor/combinador diferencial de potencia de 2-vías en el chip con un radio interior de 18 μm diseñado para los procesos de tecnología SiGe BiCMOS. El diseño se basa en anillos en forma de octágono

apilados verticalmente donde se aprovecha de mejor manera el acoplamiento inductivo para dividir la señal de entrada en los puertos de salida y viceversa, de manera que, presenta una excelente pérdida de retorno y pérdida de inserción en la frecuencia central, el enfoque significativo de este trabajo fue el eliminar la necesidad de BALUNs cediendo a una reducción significativa del área del chip, especialmente para aplicaciones de radares de automoción. Además, este trabajo demuestra cómo un divisor/combinador diferencial de potencia de 2-vías en el chip puede ser implementado usando un solo anillo para todos los puertos de salida. Basándose en esta configuración, será posible ampliar el diseño propuesto a una arquitectura diferente.

REFERENCIAS

- [1] J. Bock *et al.*, "SiGe bipolar technology for automotive radar applications," in *Bipolar/BiCMOS Circuits and Technology, 2004. Proceedings of the 2004 Meeting*, 2004, pp. 84–87.
- [2] V. García Santos, L. Boccia, D. Calzona, G. Amendola, and S. Scaccianoce, "A compact SiGe BiCMOS four-way differential power divider/combiner," in *2015 IEEE 15th Mediterranean Microwave Symposium (MMS)*, 2015, pp. 1–4.
- [3] G. Avenier *et al.*, "0.13 m SiGe BiCMOS Technology Fully Dedicated to mm-Wave Applications," *IEEE J. Solid-State Circuits*, vol. 44, no. 9, pp. 2312–2321, Sep. 2009.
- [4] G. Avenier *et al.*, "0.13 #x03BC;m SiGe BiCMOS technology for mm-wave applications," in *2008 IEEE Bipolar/BiCMOS Circuits and Technology Meeting*, 2008, pp. 89–92.
- [5] Z. Cendes, "The development of HFSS," in *2016 USNC-URSI Radio Science Meeting*, 2016, pp. 39–40.