

## **Inversor de Potencia PWM Didáctico**

**Jorge Luis Díaz Rodríguez**

Facultad de Ingenierías y Arquitectura  
Universidad de Pamplona, Pamplona, Colombia  
E-mail: jdiazcu@gmail.com

**Jeysson Eduardo Cote Uribe**

Facultad de Ingenierías y Arquitectura  
Universidad de Pamplona, Pamplona, Colombia  
E-mail: jecote89@gmail.com

**Aldo Pardo García**

Facultad de Ingenierías y Arquitectura  
Universidad de Pamplona, Pamplona, Colombia  
E-mail: apardo13@hotmail.com

### **ABSTRACT**

This paper deals with the implementation of a didactic PWM power inverter for three phase induction motor control. Firstly, work was divided in the following stages: the isolation, the drivers, the power inverter and the control source. The simulation was carried out in Matlab to determine the system behavior and for the generation of the waveforms which is finally implemented using the VHDL code in the control device (FPGA). A Matlab's Graphical User Interface was design to download the generated SPWM modulations to the control device allowing starting and braking. Finally the power inverter was tested with satisfactory results.

**Keywords:** Power inverter, PWM, electric machines, induction motor control, simulation, FPGA.

### **RESUMEN**

El artículo trata la implementación de un inversor PWM didáctico para el control de motores trifásicos. Primeramente el diseño fue dividido en las siguientes etapas: aislamiento, drivers, potencia (inversor trifásico) y la fuente de poder. Se simuló el comportamiento del sistema para generar las formas de ondas. Estas fueron implementadas mediante código VHDL en el dispositivo de control (FPGA). Se creó en Matlab una interfaz de comunicación para descargar las modulaciones SPWM generadas al dispositivo de control, incluyendo arranque y frenado. Por último se realizaron las pruebas de funcionamiento obteniendo resultados satisfactorios.

**Palabras claves:** Inversor de Potencia, PWM, máquinas eléctricas, motor de inducción, simulación, FPGA.

### **1. INTRODUCCIÓN**

Para el óptimo aprendizaje de las técnicas modernas de control de motores de inducción, en los programas de Ingeniería Eléctrica, es importante poseer herramientas didácticas sencillas, eficaces e integradoras que permitan mostrar a los estudiantes los fenómenos que tienen lugar en este tipo de máquinas eléctricas en circunstancias reales. Con esta motivación se diseña e implementa un inversor de potencia didáctico para el control por frecuencia para motores asíncronos trifásicos, que de manera relativamente sencilla permita programar diferentes estrategias de modulación SPWM (modulación por ancho de pulso sinusoidal). El inversor didáctico está basado principalmente en un inversor de potencia trifásico tipo puente y una FPGA (arreglo de compuertas programables en campo) en la etapa de control.

## 2. DISEÑO DEL INVERSOR

En esta sección se calculan y seleccionan los componentes que conforman las diferentes etapas del puente inversor. Las etapas se dividen en tres: etapa de aislamiento, etapa de los *drivers* y la etapa de potencia, adicionalmente la fuente de 15 V de CD.

### 2.1 ETAPA DE AISLAMIENTO

Esta etapa es básica para proteger el dispositivo de control (FPGA) de posibles fallos en la etapa de potencia y de esta forma minimizar el posible daño a los dispositivos de control, que pueden resultar costosos de acuerdo a la gama, a diferencia de los dispositivos de aislamiento que son económicos y accesibles. La gran mayoría de los aislamientos de circuitos electrónicos modernos están basados en dispositivos ópticos.

El dispositivo de control a la salida suministra una onda PWM sinusoidal natural generada mediante una comparación entre una onda portadora triangular (frecuencia fija de 1 KHz) y una señal moduladora sinusoidal (frecuencia variable entre 1 y 120 Hz) (Pardo y Díaz, 2004), (Díaz y Pabón, 2011), (Díaz et al., 2009) y (Lizcano et al., 2009). La frecuencia de conmutación es el parámetro fundamental que debe de tenerse en cuenta para la selección del dispositivo de acople. Se toma como referencia que el optoacoplador tenga una frecuencia de trabajo alta, y por ende seleccionando bajo este criterio el dispositivo 4N35 el cual posee un tiempo de subida y de bajada de 7 $\mu$ s. El circuito de aislamiento implementado se muestra en la figura 1.

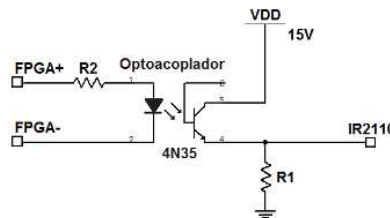


Figura 1. Circuito de aislamiento.

### 2.2. ETAPA DE DRIVERS

Para activar o desactivar un MOSFET es necesario diseñar un circuito que garantice la transición de estados en el mínimo tiempo. Los tiempos de conmutación deben de ser pequeños, en el orden de los microsegundos. Esta exigencia la satisface el circuito *driver* IR2110, de la compañía *International Rectifier* (IR). Estos circuitos integrados pueden alimentar dos MOSFETS de una misma rama, lo que hace necesaria la utilización de 3 circuitos idénticos para activar los 6 MOSFET del sistema. Uniendo los circuitos de aislamiento y el de los *drivers*, agregando las resistencias en las salidas se obtiene el circuito excitador por fase (ver figura 2) (Mohan et al., 2009), (Rashid, 2004), (Breton, 2003) y (Skvarenina, 2002).

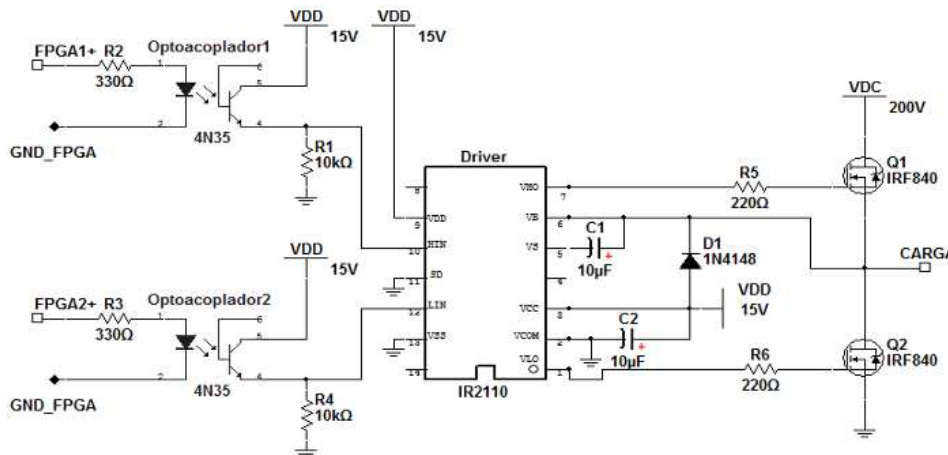
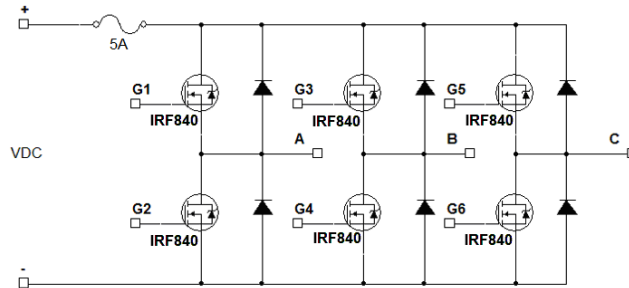


Figura 2. Circuito excitador por fase.

### 2.3. ETAPA DE POTENCIA

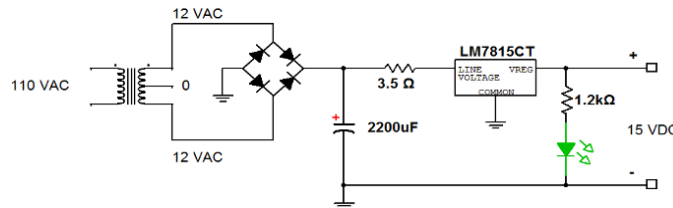
El diseño de esta etapa está basado en el circuito mostrado en la fig. 3, que consiste en un circuito de potencia tipo puente conformado por seis mosfet (IRF840) de hasta 500V con 8A con seis diodos libre camino integrados y un fusible de 5A (Rajashekara and Vithyathil, 1986).



**Figura 3. Circuito de potencia.**

### 2.4. DISEÑO DE LA FUENTE DE 15 V

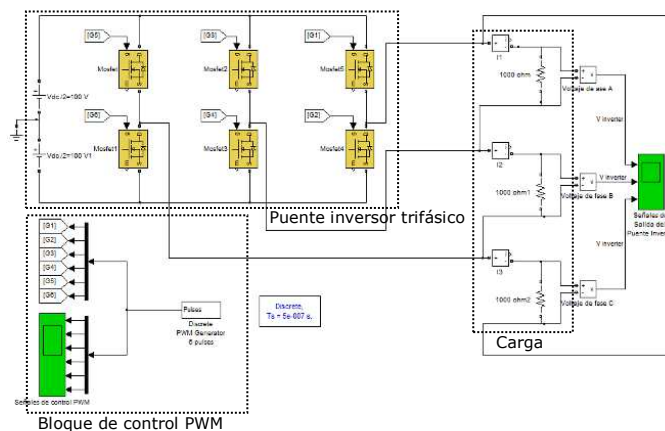
En la etapa de control tanto los *drivers* como los opto-acopladores necesitan una fuente de poder de 15 V de CD. En la figura 4 se muestra el diseño implementado (Díaz y Pabón, 2011).



**Figura 4. Fuente de poder de 15V de DC.**

## 3. SIMULACIÓN DEL INVERSOR

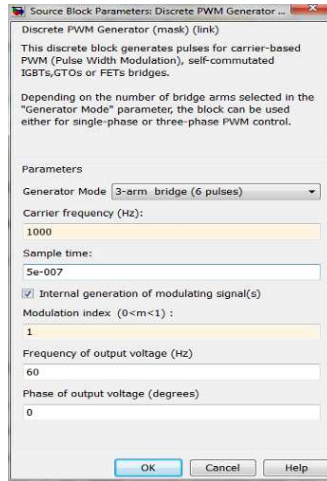
Para el modelado y simulación de la etapa de potencia se utilizó la herramienta *SimPowerSystem Toolbox* del Simulink, ambas del software profesional Matlab. La figura 5 muestra el modelo desarrollado.



**Figure 5: Simulación del inversor de potencia tipo puente trifásico.**

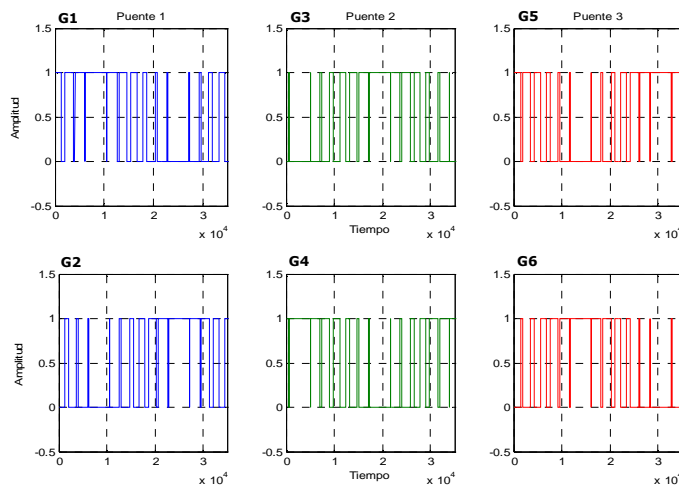
El modelo está compuesto por un puente inversor trifásico con 6 transistores MOSFET de potencia, un bloque de control PWM y una carga (arreglo resistivo en conexión delta) El voltaje aplicado al puente inversor es de 200 Voltios de CD y las resistencias son de 1 KΩ.

El tipo de modulación empleada es PWM sinusoidal natural, obtenida mediante la comparación de una señal portadora triangular con 1 KHz de frecuencia fija y una señal moduladora sinusoidal de frecuencia variable de 1 a 60 Hz. Las simulaciones se realizaron con tres frecuencias entre 1 Hz y 60 Hz donde se observan las señales de control de los MOSFET y las señales de salida de cada rama del puente inversor en el Simulink. Las señales producidas por el bloque de control PWM son comparadas con las señales de control producidas por el código VHDL simulado en el software *Xilinx® ISE Simulator (ISim)* con el fin de validar el código desarrollado. Para simular se ingresa los parámetros al inversor PWM, como se muestra en la figura 6.



**Figura 6. Parámetros del inversor PWM.**

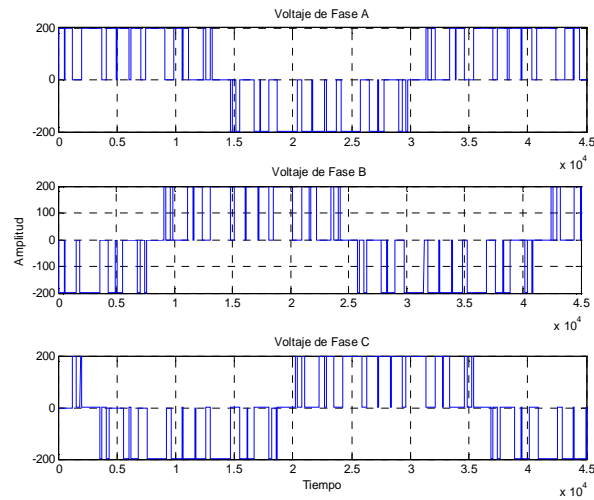
De acuerdo a lo anterior se simula el sistema y se obtienen las señales de control de los dispositivos de potencia como se ilustra en la figura 7.



**Figura 7. Señales de salida del inversor PWM.**

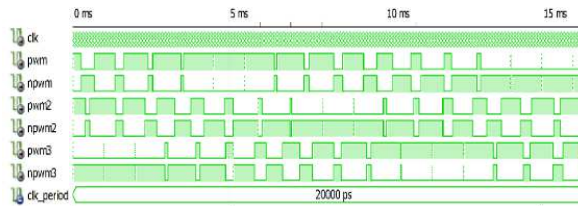
La secuencia de las señales es G1, G2, G3, G4, G5 y G6 de la parte superior de la figura a la parte inferior de la misma. Las señales G1, G3 y G5 estas desfasadas  $120^\circ$  entre sí, y las señales G2, G4 y G6 son las negaciones de las señales impares respectivamente.

Los voltajes de fase obtenidos con estas ondas de tensión están desfasados  $120^\circ$  (figura 8) y la frecuencia corresponde a la deseada, esto verifica que el código VHDL desarrollado emula las señales de control y por ende el comportamiento del inversor debería ser el mismo (Pedroni, 2004), (Brown, 2006) y (Pérez, 2002).



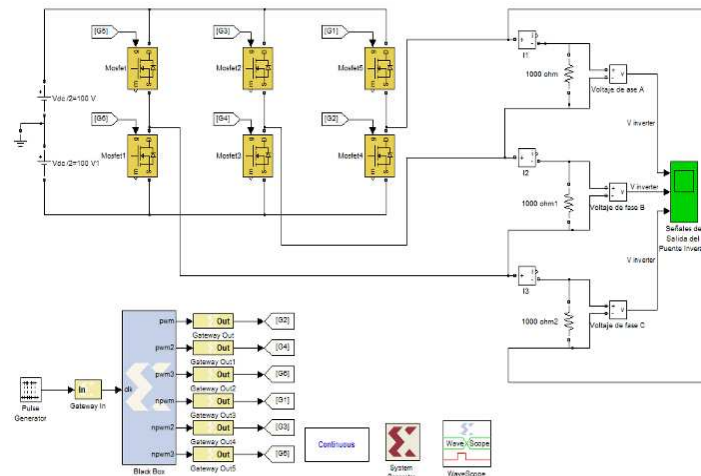
**Figura 8. Voltaje de fase del puente inversor.**

La figura 9 muestra la simulación de las señales de control programadas en el código VHDL. Esta figura fue tomada del simulador *ISim* del software de desarrollo *Xilinx® ISE Design Suite 12.1* (Pedroni, 2004), (Brown, 2006) y (Pérez, 2002).



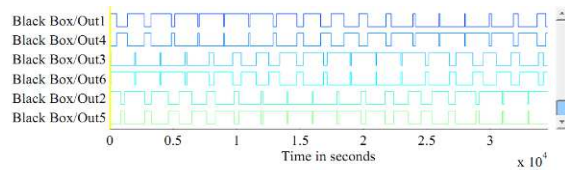
**Figura 9. Señales de control generadas por el código VHDL.**

Como se puede observar las señales son similares a las producidas por el bloque PWM de Simulink despreciando el cambio en la escala de tiempo, esto significa que al implementarlo en un puente inversor entregaría las mismas señales de salida del puente inversor simulado en Matlab. El código VHDL también se simula en Matlab utilizando el bloque *System Generator* de Simulink. Las señales están escaladas en tiempo debido a que no fue posible variar la señal de reloj necesaria para la generación de las señales de control en el bloque *System Generator*. El modelo en Simulink utilizado para esta simulación se muestra en la figura 10.



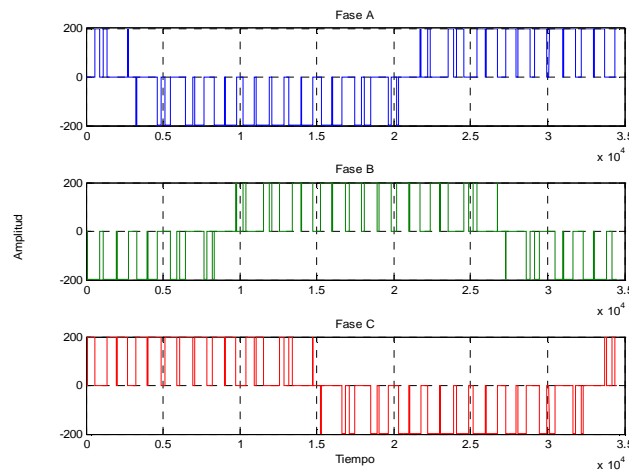
**Figura 10. Modelo en Simulink de la simulación VHDL.**

Se utiliza el mismo modelo del puente inversor simulado con el módulo *PWM Generator*, sólo se reemplaza por el bloque *BlackBox* del *Xilinx® System Generator Toolbox*. Este bloque contiene el código VHDL desarrollado para generar las señales de control del puente inversor trifásico (figura 11).



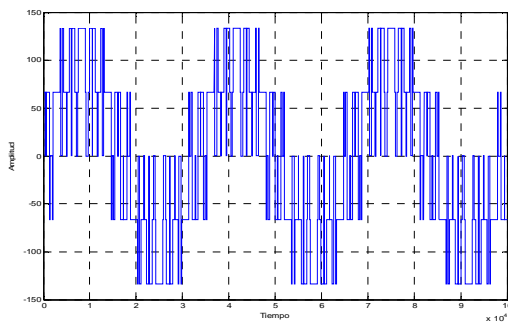
**Figura 11. Señales de control del código VHDL simulado en Matlab.**

La señal de reloj de entrada del *BlackBox* tiene un período de 2 segundos, lo cual hace que el tiempo de simulación sea bastante grande ya que en la implementación es cien millones de veces menor (20 ns), sin embargo el comportamiento de las señales de control y de las señales de salida del inversor son las mismas. La figura 12 muestra la simulación de las señales de salida del inversor trifásico de potencia.

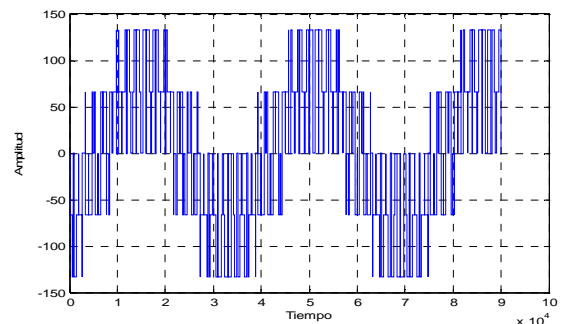


**Figura 12. Señales de salida del puente inversor trifásico.**

Como se puede observar en las figuras anteriores (figura 11 y 12) el tiempo es mucho mayor que el simulado con el bloque *PWM Generator*, pero se conservan las propiedades de las señales obteniendo de esta forma la confiabilidad requerida en el desarrollo VHDL realizado. A continuación se muestran el voltaje de línea del inversor con señales de control del bloque *PWM Generator* (figura 13) y las señales de salida del inversor trifásico con señales de control generadas por el código VHDL (figura 14).



**Figura 13. Voltaje de línea del inversor controlado por el bloque PWM.**



**Figura 14. Voltaje de línea del inversor controlado por el código VHDL.**

La diferencia de ambas figuras radica en la escala de tiempo, sin embargo las formas de ondas de la señales son similares, validando de esta forma el código desarrollado en VHDL. Por último el código desarrollado es implementado en el dispositivo de control (FPGA).

#### 4. INTERFAZ GRÁFICA DE USUARIO

Para hacer más sencillo y ameno el manejo del inversor didáctico se desarrolló una interfaz utilizando el ambiente de desarrollo de interfaz gráfica de usuario (GUIDE) del Matlab. La interfaz permite establecer el arranque, frenado y la variación de frecuencia en tiempo real, y adicionalmente un método para descargar tablas de modulación PWM a la FPGA. La figura 15 muestra la interfaz desarrollada.

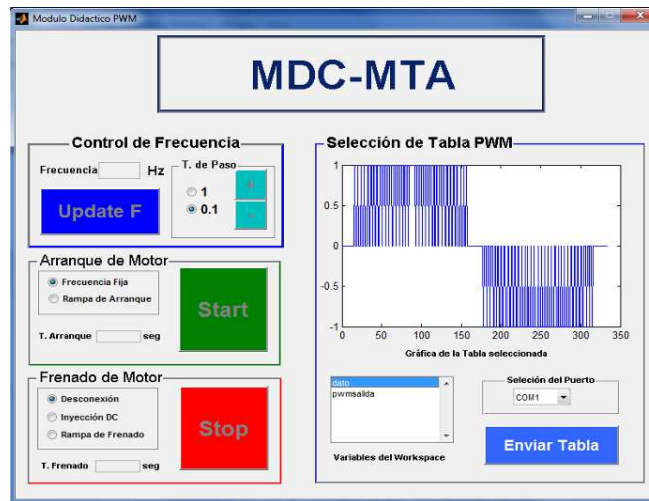


Figura 15. Interfaz para el control del puente inversor desde Matlab.

La comunicación utilizada fue el módulo SPI (*Serial Port Interface*) utilizando el protocolo RS232.

#### 5. RESULTADOS

En esta sección se muestran las imágenes capturadas de las pruebas realizadas en el laboratorio. Estas pruebas fueron practicadas con carga resistiva en conexión delta con una fuente de voltaje de 12 VDC con el objetivo de observar el comportamiento de las señales en la salida del puente inversor.

El dispositivo desarrollado cuenta con dos modos de operación, el primero con una modulación SPWM generada por el código descargado a la FPGA y el segundo modo, descargando una tabla desde una interfaz de usuario con modulaciones PWM hechas en Matlab.

En el primer modo la frecuencia portadora es fija de 1 KHz y la frecuencia de la señal moduladora es variable de 1 a 60Hz, debido a esto se generan pulsos de muy alta frecuencia y los dispositivos de conmutación limitan este parámetro, ya que la velocidad de conmutación no es tan alta para soportar las altas frecuencias generadas por la modulación que podrían provocar pequeños cortos que le quitarían eficiencia al sistema.

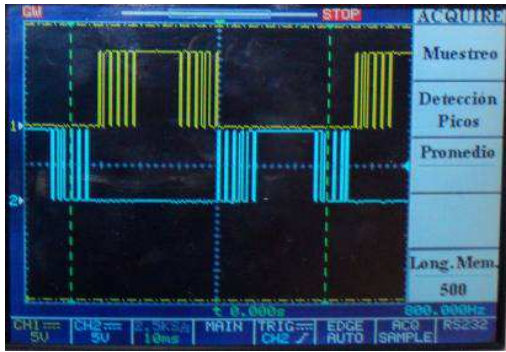
Para resolver esto se le adiciona a las señales de control unos tiempos muertos para que los dispositivos se recuperen y no presenten cortocircuitos, sin embargo para este caso en particular los tiempos muertos deberían ser muy grandes para solucionar el problema pero esto provocaría una distorsión en las señales. La estrategia utilizada fue activar un dispositivo por cada medio ciclo de la señal sinusoidal por cada rama del inversor. A continuación se muestra las señales de control y posteriormente las señales de salida del puente trifásico con diferentes configuraciones de carga resistiva.

En la figura 16 se evidencia lo comentado con respecto a la estrategia de activación de los dispositivos por cada rama. La señal de color amarillo corresponde a la parte alta del *driver* y la de color azul corresponde a la parte

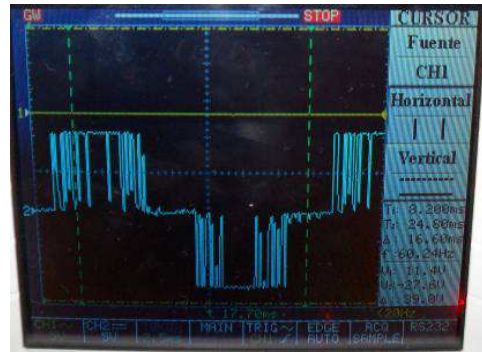


baja. Estas señales cuentan con un retardo de activación adecuado para respetar las características de conmutación de los dispositivos de potencia y para no afectar las características de la señal modulada.

La figura 17 corresponde al voltaje de fase de una de las ramas del puente inversor. Las otras dos ramas que conforman el inversor trifásico tienen unas señales de salidas idénticas solo que desfasadas 120° grados cada una de ellas. Esta señal corresponde a una señal de frecuencia de 60 Hz. La medición se realiza con una resistencia entre dos fases con la punta del osciloscopio en paralelo a la carga. La amplitud de la señal está dada por el voltaje de la fuente y la frecuencia según valor programado.



**Figura 16. Señales de salida de los drivers IR2110.**



**Figura 17. Voltaje de fase.**

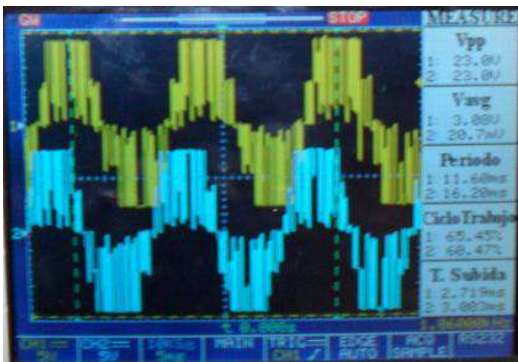
El voltaje de línea es tomado conectando al puente inversor una carga resistiva en conexión delta. La imagen que muestra la figura 18 fue tomada entre dos fases del inversor (línea).

No es posible observar las tres señales del inversor debido a que el osciloscopio es dos canales, pero se puede observar el desfase 120° entre ambas señales y que la forma de onda de salida es la adecuada para este tipo de modulación.

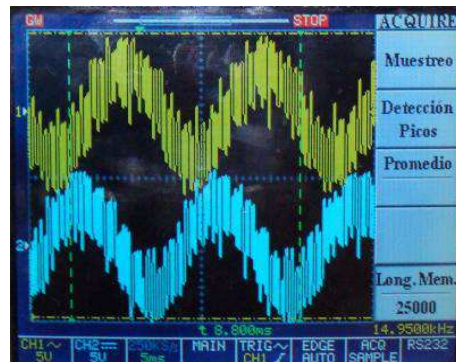
La figura 19 contiene el voltaje de salida con carga resistiva. La forma de onda de la señal tiende a ser sinusoidal, sólo que con una componente de alta frecuencia producido por los armónicos de la PWM. El desfase de las señales corresponde al mismo de la figura anterior. El contenido armónico de la señal es bastante alto pero esto ocurre porque la modulación PWM no tiene optimizado el THD (Díaz et al., 2009).

La figura 20 muestra una señal de 30 Hz lo que demuestra que se establece una variación de frecuencia.

Las figuras 21, 22 y 23 muestran las pruebas de operación del puente inversor trifásico con una tabla PWM con distorsión armónica total optimizado (THD) (Lizcano et al., 2011) implementada en Matlab y descargada al dispositivo de control.



**Figura 18. Voltaje de línea.**



**Figura 19. Voltaje de salida con carga resistiva.**





Figura 20. Voltaje de fase con frecuencia de 30 Hz.

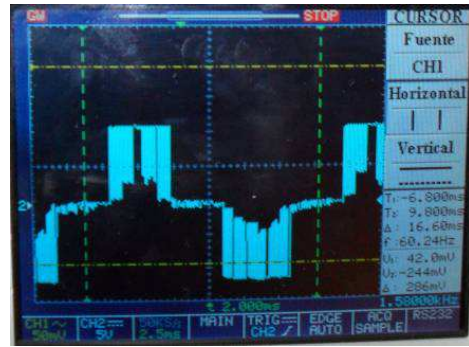


Figura 21. Voltaje de fase.

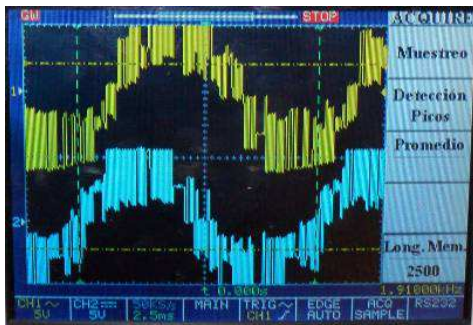


Figura 22. Voltaje de línea.

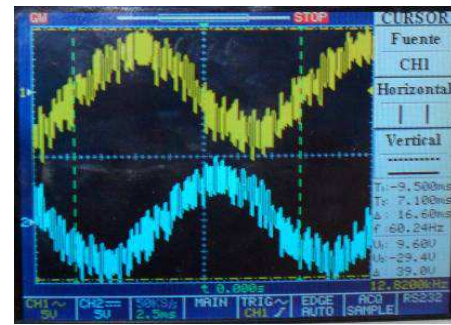


Figura 23. Voltaje de salida con carga resistiva.

Si se comparan las imágenes de la figura 18 con la de la figura 22 se puede observar que con la modulación optimizada se obtiene una distorsión mucho menor que con la modulación SPWM sin optimizar, ambas implementadas en la FPGA y desarrolladas en el código VHDL.

Al comparar las otras dos figuras del primer modo de operación con las figuras respectivas del segundo modo se puede argumentar que la operación del inversor es estable independientemente del modo de operación o inclusive de la modulación PWM utilizada.

La figura 24 muestra el inversor didáctico desarrollado.

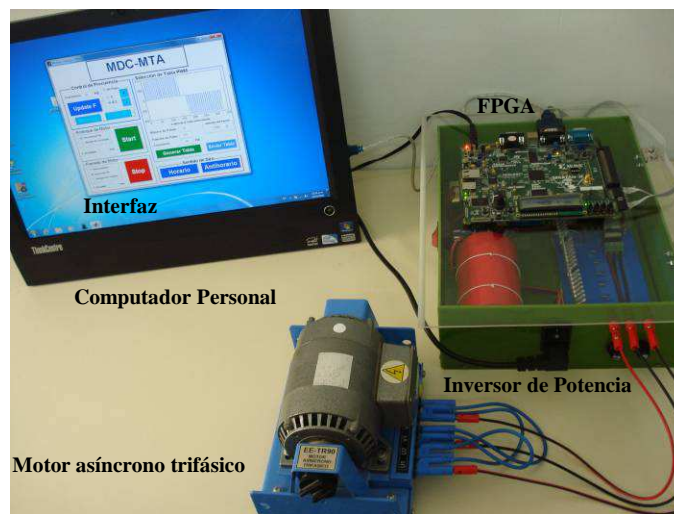


Figura 24. Inversor didáctico implementado.

## 6. CONCLUSIONES

La topología del puente inversor debe tener como criterio de selección el tipo de control que se desea aplicar y el tipo de máquina eléctrica a controlar. El dispositivo de potencia a utilizar da como limitantes unos valores que deben ser respetados a la hora de implementar el sistema, es probable que se deban hacer cambios en la modulación o en el método de control para garantizar la estabilidad del sistema.

Una vez escogido el modo de control y la modulación PWM, la implementación se debe hacer de acuerdo al tipo de prototipo, si es con fines didácticos o industrial. Para el caso industrial es pertinente tomar en cuenta ciertas características, como por ejemplo capacidad del dispositivo en cuanto a almacenamiento, capacidad de procesamiento y costos de implementación. El criterio económico puede ser determinado calculando las otras dos características (almacenamiento y procesamiento), por ejemplo calcular el rango de frecuencia de trabajo apropiada para la aplicación ya que utilizar un dispositivo de mayor capacidad de la necesaria es desperdiciar recursos en la implementación del sistema.

Para el caso didáctico se debe de tomar los mismos criterios que para el desarrollo de un prototipo industrial pero es recomendable utilizar el dispositivo de potencia sobredimensionado para la construcción del sistema, además el diseño debe de ser flexible que permita cargar diferentes modulaciones SPWM y permita su optimización en la medida de la disminución del contenido armónico (THD) resultante y la disminución de las pérdidas de conmutación del inversor de potencia.

## REFERENCES

- Breton S., A. A. (2003). "Diseño y Construcción de un inversor Trifásico Multinivel de Cuatro Etapas para Compensación Armónica". Tesis de Maestría, Pontificia Universidad Católica de Chile, Chile.
- Brown, S. D. (2006). *Fundamentos de Lógica Digital con Diseño VHDL*, McGraw Hill.
- Díaz, J. L. y Pabón, L. D. (2011). "Diseño y análisis de un inversor de potencia multinivel para la aplicación en un sistema híbrido de energía", Trabajo categoría de profesor asociado. Universidad de Pamplona, Colombia.
- Díaz, J. L.; Pardo, A. y Ríos, E. Y. (2009). "Implementación de una modulación PWM optimizada para el control de un motor trifásico de inducción usando la tarjeta DSP TMS320C6416 DSK", *Revista Colombiana de Tecnologías de Avanzada*, Vol. 1, No. 13.
- Lizcano, A. F.; Díaz, J. L. y Pardo, A. (2011). "Minimización de la distorsión armónica de una modulación PWM con algoritmos genéticos", *Revista ITECKNE*, Vol. 8, No. 1, enero-julio.
- Mohan, N; Undeland, T. M. y Robbins, W. P. (2009). *Electrónica de Potencia: Convertidores Aplicación y Diseño*. McGraw Hill Interamericana.
- Pardo, A. y Díaz, J. L. (2004). Aplicaciones de los convertidores de frecuencia. Estrategias PWM. Editorial Java E. U., Colombia.
- Pedroni, V. A. (2004). *Circuit Design with VHDL*, MIT Press.
- Pérez, S. A. (2002). *Diseño de Sistemas Digitales con VHDL*, Thomson-Paraninfo.
- Rajashékara, K. S. and Vithyathil, J. (1986) "Protection and Switching - Aid Networks for Transistors Bridge Inverters". *IEEE Transactions on Industrial Electronics*, Vol. 33, No. 2, May.
- Rashid, M. H. (2004). *Electrónica de potencia: circuitos, dispositivos y aplicaciones*, Pearson Educación.
- Skvarenina, T. (2002). *The Power Electronics Handbook*, Industrial Electronics Series, CRC Press.

### **Authorization and Disclaimer**

*Authors authorize LACCEI to publish the paper in the conference proceedings. Neither LACCEI nor the editors are responsible either for the content or for the implications of what is expressed in the paper.*