

Multi-Phase Converter with Latching Diodes using Optimized PWM

Luis David Pabón Fernández, Eng.¹, Cristian Andrés Peinado Gómez, Eng.¹, y Jorge Luis Díaz Rodríguez, Ms.¹

¹ Universidad de Pamplona, Colombia, davidpabon@hotmail.es, chrisk_ap87@hotmail.com, jdiazcu@gmail.com

Abstract— This paper presents an analysis the switching characteristics of multi-diode topology with interlocked, in order to ensure proper operation of the converter. Investor modeling for 11 levels and performing through MATLAB simulations are also included for testing purposes in the process of energy conversion; also they carried out simulations investor vacuum, resistive, resistive-inductive, resistive-capacitive loads, making an analysis of the quality of energy supplied in order to measure the efficiency of the inverter as reliever harmonic distortion. Finally it is shown and analysed the behaviour of the DC bus capacitors for different types of charging.

Keywords— Multilevel inverter, setting diodes, modeling, simulation, harmonic distortion.

Digital Object Identifier (DOI): <http://dx.doi.org/10.18687/LACCEI2015.1.1.118>

ISBN: 13 978-0-9822896-8-6

ISSN: 2414-6668

13th LACCEI Annual International Conference: “Engineering Education Facing the Grand Challenges, What Are We Doing?”
July 29-31, 2015, Santo Domingo, Dominican Republic

ISBN: 13 978-0-9822896-8-6

ISSN: 2414-6668

DOI: <http://dx.doi.org/10.18687/LACCEI2015.1.1.118>

Convertidor multinivel trifásico con enclavamiento por diodos con modulación PWM optimizada

Luis David Pabón Fernández, Eng., Cristian Andrés Peinado Gómez, Eng., y Jorge Luis Díaz Rodríguez, Ms.
Universidad de Pamplona, Colombia, davidpabon@hotmail.es, chrisk_ap87@hotmail.com, jdiazcu@gmail.com

Resumen– En este trabajo se presenta un análisis de las características de conmutación de la topología multinivel con enclavamiento por diodos, con el fin de asegurar el correcto funcionamiento del convertidor. También se incluye el modelado del inversor para 11 niveles y la realización de simulaciones a través de MATLAB® para comprobar su desempeño en el proceso de conversión de la energía; además se llevan a cabo simulaciones del inversor en vacío, con cargas resistiva, resistiva-inductiva, resistiva-capacitiva, efectuando un análisis de la calidad de la energía suministrada con el fin de medir la eficiencia del inversor como mitigador de la distorsión armónica. Por último se muestra y se analiza el comportamiento de los condensadores del bus de continua para los diferentes tipos de carga.

Palabras claves-- Inversor Multinivel, fijación de diodos, modelado, simulación, distorsión armónica.

I. INTRODUCCIÓN

El crecimiento de la industria a nivel mundial ha generado la demanda de equipos de mayor potencia, que actualmente alcanzan el nivel de los megavatios [1], este auge industrial ha dado lugar al desarrollo de nuevos sistemas que permitan el proceso de conversión de la energía eléctrica y operen en intervalos de frecuencias medias, niveles de tensión y corrientes elevados; sistemas que alimenten cargas cada vez más críticas y que mediante un manejo óptimo de la energía eléctrica brinden un mejor aprovechamiento de la misma. De ahí el surgimiento de la tecnología multinivel.

La tecnología multinivel se basa en convertidores de potencia formados por dispositivos semiconductores de potencia, los cuales pueden operar a tensiones y niveles de potencia medios generando una señal de tensión con una distorsión armónica menor a la obtenida con los convertidores convencionales, en el ámbito de la conversión de energía en componente directa a corriente alterna [2].

En términos generales la tecnología multinivel tiene como función principal el obtener una onda de tensión de mejor calidad, a partir de varios niveles de tensión de corriente continua. Si el número de niveles es lo suficientemente alto se puede generar una onda periódica casi sinusoidal pura, con el objetivo primordial de preservar la calidad de la red eléctrica y salvaguardar el funcionamiento adecuado de todos los equipos eléctricos conectados.

II. ESTADO DEL ARTE

Los convertidores de CD a CA se conocen como inversores, la función de un inversor es cambiar un voltaje de entrada en CD a un voltaje simétrico de salida en CA, con la magnitud y frecuencia deseadas [3].

Los inversores multinivel son convertidores de última tecnología, compuestos por dispositivos semiconductores de potencia y fuentes de tensión capacitivas. Su funcionamiento está basado en la conmutación de los semiconductores, lo cual permite añadir a la salida del convertidor de manera escalonada las tensiones de las fuentes capacitivas de CD; de esta manera los semiconductores soportan menos esfuerzo por tensión y se genera una onda de CA con amplitud variable.

La operación de los inversores depende de un apropiado patrón de conmutación de los dispositivos de potencia (MOSFET, IGBT, etc.), de tal manera que la adecuada polarización de sus terminales permita el paso alternado de tensión de corriente continua hacia la carga. Básicamente estos equipos sintetizan una onda de tensión en varias tensiones de corriente continua escalonadas, la calidad de la onda generada dependerá de la cantidad de niveles proporcionados por el inversor, entre mayor sea el número, la distorsión armónica será menor y se asemejará cada vez más a una onda sinusoidal perfecta [4].

III. MODELADO Y SIMULACIÓN

A. Modelado del inversor de 11 niveles

En la topología del inversor multinivel con enclavamiento por diodos, para generar m niveles en la salida son necesarios 1 fuente de CD y $(m-1)$ condensadores en el bus de CD para todo el sistema trifásico en general y por cada fase son necesarios $2(m-1)$ dispositivos de conmutación y $(m-1)*(m-2)$ diodos [1] [3] [4], aunque este último puede ser $2(m-2)$ si se cuenta con diodos que tengan la capacidad requerida para soportar la tensión del número de condensadores correspondientes, dependiendo del estado de conmutación.

Para el inversor trifásico de 11 niveles se requiere 1 fuente de CD, 10 condensadores, 54 diodos y 60 Mosfets para obtener 11 niveles de tensión por cada fase. En la fig. 1 se puede apreciar la topología para una rama de un inversor de cinco niveles y en la fig. 2 se muestra su respectiva forma de onda de tensión en la salida para un período completo de frecuencia igual a 60 Hz.

Basados en la fig. 2 que muestra el período completo de la forma de onda del inversor de 5 niveles, se puede deducir que el inversor de 11 niveles que se pretende desarrollar entregará en la salida cinco valores positivos, cinco valores negativos y uno de referencia que se denominará nivel 0 (ver fig. 3).

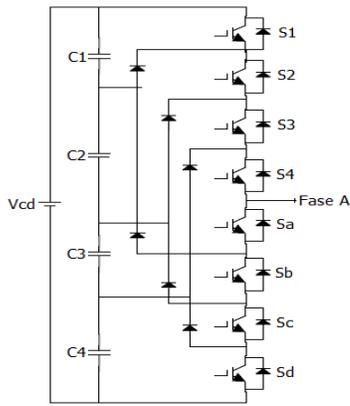


Fig. 1. Topología inversor con enclavamiento por diodos para 5 niveles

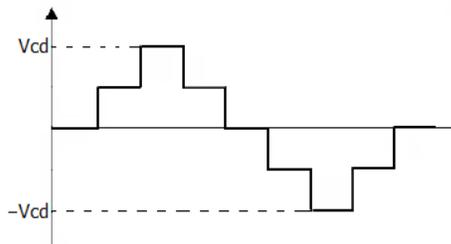


Fig. 2. Forma de onda de salida de 5 niveles

Con el fin de conocer con precisión los ángulos de conmutación se utilizó Matlab[®], en donde mediante algoritmos basados en trabajos previos como [5]-[7], se encontraron los valores de los ángulos de conmutación para cada nivel.

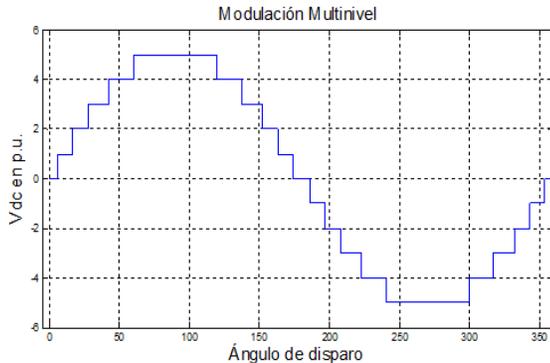


Fig. 3. Forma de onda de salida de 11 niveles

Con los ángulos de activación del inversor se generaron las secuencias de encendido para los interruptores (*Mosfets*) del convertidor [8] [9], un segmento de esta secuencia se presenta en la tabla 1.

De igual forma se observa que solamente es necesario generar las señales de activación para los primeros 10 *Mosfets* (s1 hasta s10), ya que las demás se pueden lograr negando las señales de los primeros a través de Simulink en Matlab[®], es decir que al *Mosfets* Sa de la fig. 1. le corresponde la señal negada de S1, a Sb la señal negada de S2, y así sucesivamente hasta llegar a Sj, al cual le corresponde la señal negada de S10.

TABLA I
SECUENCIA DE ENCENDIDO DEL INVERSOR

Ángulo	Nivel	s1	s2	s3	s4	s5	s6	s7	s8	s9	s10
0	0	0	0	0	0	0	1	1	1	1	1
6.5678	0	0	0	0	0	0	1	1	1	1	1
6.5678	1	0	0	0	0	1	1	1	1	1	1
16.9403	1	0	0	0	0	1	1	1	1	1	1
16.9403	2	0	0	0	1	1	1	1	1	1	1
28.1736	2	0	0	0	1	1	1	1	1	1	1
28.1736	3	0	0	1	1	1	1	1	1	1	1
43.0476	3	0	0	1	1	1	1	1	1	1	1
43.0476	4	0	1	1	1	1	1	1	1	1	1
60.3198	4	0	1	1	1	1	1	1	1	1	1
60.3198	5	1	1	1	1	1	1	1	1	1	1
119.6802	5	1	1	1	1	1	1	1	1	1	1
119.6802	4	0	1	1	1	1	1	1	1	1	1
136.9524	4	0	1	1	1	1	1	1	1	1	1
136.9524	3	0	0	1	1	1	1	1	1	1	1
151.8264	3	0	0	1	1	1	1	1	1	1	1
151.8264	2	0	0	0	1	1	1	1	1	1	1
163.0597	2	0	0	0	1	1	1	1	1	1	1
163.0597	1	0	0	0	0	1	1	1	1	1	1
173.4322	1	0	0	0	0	1	1	1	1	1	1
173.4322	0	0	0	0	0	0	1	1	1	1	1
180.0000	0	0	0	0	0	0	1	1	1	1	1

Para realizar esto es necesario utilizar el bloque *subsystem*, creando por medio de este un subsistema interno dentro del sistema que nos permita negar las señales por medio del operador lógico *NOT* y de esta manera simplificar el esquema de control y potencia, agrupando los bloques en subsistemas. De esta forma el control se encargará de generar las señales de los *Mosfets* primarios y las demás señales se establecerán mediante el subsistema de negación, logrando la simplificación del control disminuyendo a la mitad el número de señales necesarias para controlar todo el convertidor.

B. Algoritmo de control

El algoritmo de control se desarrolló en el programa Matlab[®] y es el encargado de generar las señales que controlan el estado de conmutación de los *Mosfets* [10], dichas señales son aplicadas en la terminal de cada dispositivo.

La primera parte controla el número de ciclos o periodos que se desea obtener en la onda, la segunda parte genera la matriz de disparos de los interruptores (ver tabla 1), la tercera parte mediante la fórmula y basados en los ángulos encontrados se calculan los tiempos de encendido (ver fig. 4), con el fin de generar las señales de activación individuales de cada *Mosfet* principal, las señales de los secundarios se obtendrán por negación como se mencionó anteriormente. Para el sistema trifásico el proceso es el mismo solo que las fases B y C estarán desfasadas 120 y 240 grados eléctricos respectivamente [11].

Una vez realizado este proceso se obtienen las señales individuales de activación para los 20 *Mosfets* usados en la fase A del inversor (ver fig. 5) producto de las secuencias establecidas en la matriz de disparos (tabla 1), como se mencionó anteriormente las señales para las demás fases son iguales pero deben tener su respectivo desfase entre ellas.

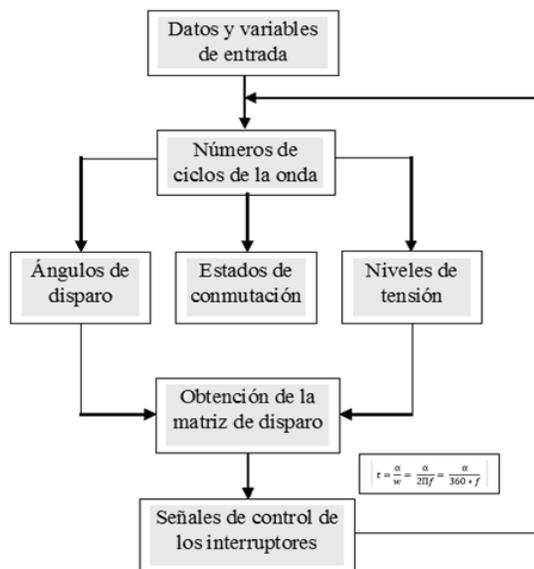


Fig. 4. Diagrama de flujo del algoritmo de control.

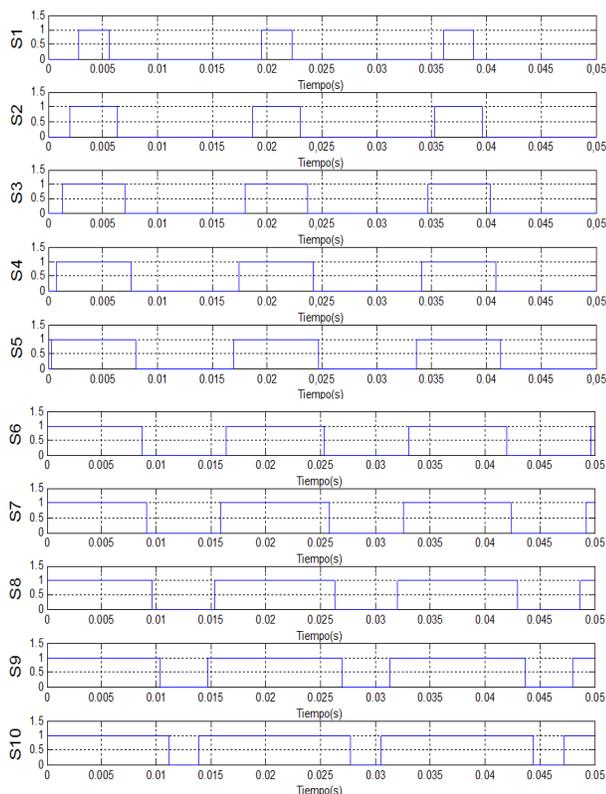


Fig. 5. Señales individuales de activación de los primeros 10 *Mosfets* para la Fase A

En la Fig. 6. Se muestran las 10 señales de control de los *mosfets* secundarios, en esta figura se evidencia que efectivamente estas señales son las negaciones de las 10 señales de control de los *Mosfets* principales que se muestran en la fig. 5.

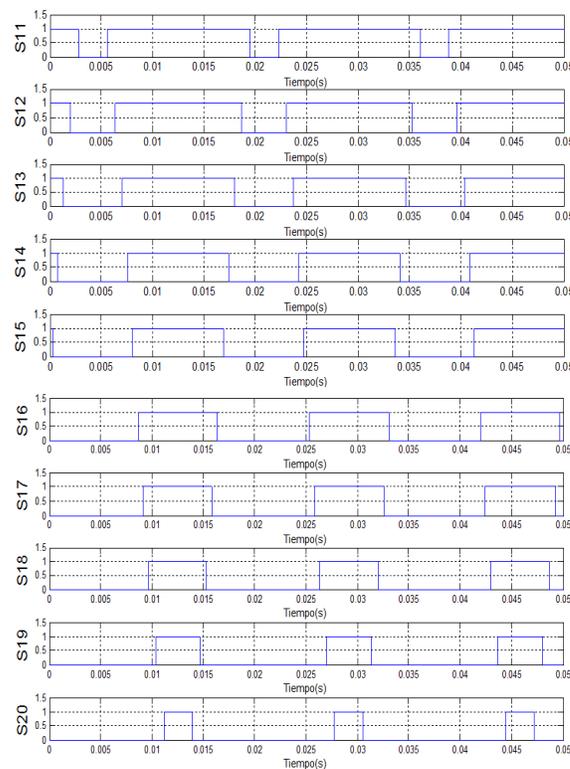


Fig. 6. Señales individuales de activación de los últimos 10 *Mosfets* para la Fase A

El modelo del inversor multinivel trifásico se genera al replicar dos veces el diseño del circuito del inversor de una fase (fig. 1), para así obtener las fases B y C, el esquema de potencia para 11 niveles se observa en la fig. 7, los bloques conectados en las compuertas de cada uno de los interruptores de potencia son los encargados de entregar las señales de activación (fig. 5) generadas por el algoritmo de control para cada uno de los *Mosfets*.

C. Convertidor trifásico

En la fig. 7. Se muestra el esquema de todo el convertidor, junto con los bloques utilizados para medir valores RMS, total de distorsión armónica, etc. En esta figura se muestran de color morado los *mosfets* de potencia del convertidor, de naranja se los diodos de fijación, en color verde se muestra el bus de CD, constituido por diez condensadores, encargados de generar cada uno de los niveles de la modulación, dividiendo la alimentación de CD que se muestra en azul marino.

De color rojo se encuentra el bloque de control en el cual se generan las diez primeras señales de control de cada rama y se niegan con el ánimo de obtener las 20 señales de control por rama. Siguiendo de modo similar al que se comentó en secciones anteriores.

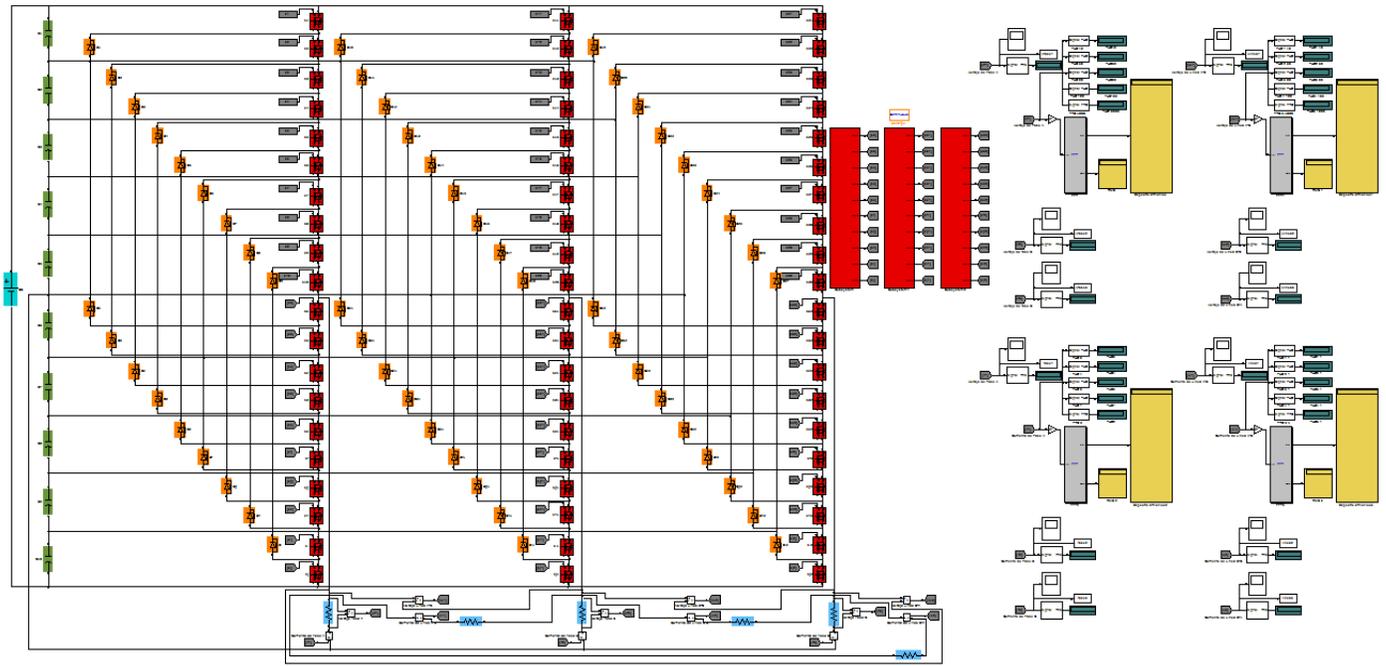


Fig. 7. Topología inversor multinivel trifásico de 11 niveles.

Los bloques de color amarillo, blanco y verde oscuro junto con el bloque de color lila, son los encargados de evaluar el distorsión armónica total (THD), en las tensiones de línea y de fase, al igual que evalúan el valor RMS de las mismas.

De igual forma mediante estos bloques se pueden visualizar los espectros armónicos mediante el uso de la transformada rápida de Fourier propia del *Simulink*. Permitiendo realizar un análisis completo de la calidad de la energía que este tipo de convertidor suministra.

En la fig. 8. se muestran las ondas de las tensiones de línea que se obtienen en las salidas del convertidor, en donde se observa que en las tensiones de línea se presentan 7 niveles más que los 11 niveles previstos en las tensiones de fase, esto hace que los voltajes de línea asemejen más a una onda sinusoidal [12] [13] lo cual es conveniente para el buen funcionamiento de la carga que se esté alimentando por el inversor debido a la disminución adicional de distorsión armónica que se presenta al tener más niveles en la línea.

Sin embargo, con el fin de obtener valores de porcentaje de distorsión armónica en las ondas de salida del convertidor lo más pequeños posibles se utilizó la modulación optimizada, esta modulación se describe a continuación.

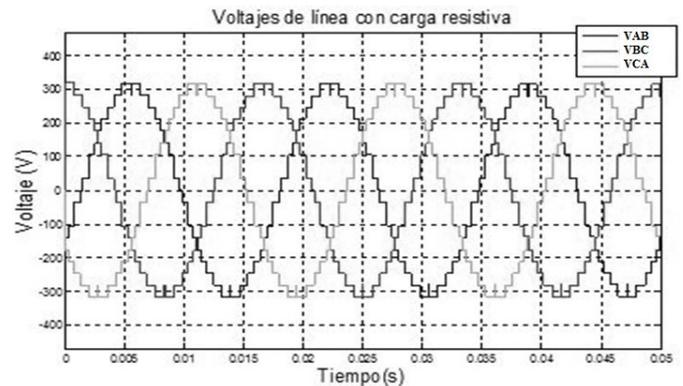


Fig. 8a. Voltajes de línea con carga Resistiva

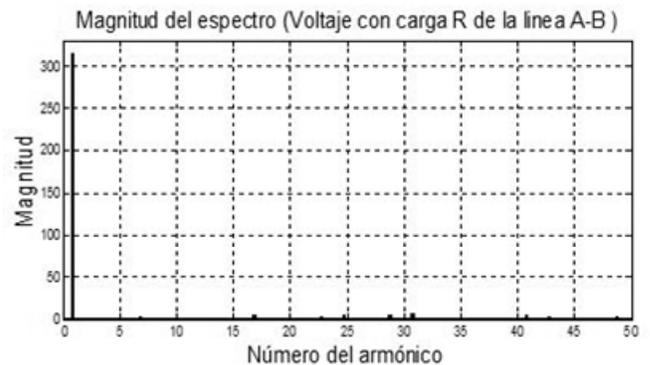


Fig. 8b. Espectro armónico con carga Resistiva.

D. Inversor de 11 Niveles con modulación optimizada

Esta modulación del tipo PWM, se basa en un modelo matemático optimizado proveniente de la ecuación para el cálculo de THD de los primeros 50 armónicos, deducida en trabajos previos [14]. La ecuación se muestra a continuación:

$$THD = \frac{\sqrt{\sum_{n=2}^{50} \left[\frac{1}{n} \left(\sum_{i=1}^4 \sum_j^{L_i} (-1)^{j-1} \cos n\alpha_{ij} \right)^2 \right]}}{\left(\sum_{i=1}^4 \sum_j^{L_i} (-1)^{j-1} \cos n\alpha_{ij} \right)} \cdot 100 \quad (1)$$

Donde n sólo toma valores impares y L_i los componentes del vector $L = [x \ y \ z \ w]$ que determinan el número de ángulos de disparo en el primer cuarto de onda de cada escalón i , α_{ij} es el ángulo de disparo j en el escalón i . De esta manera (11) define la función objetivo a minimizar mediante el algoritmo de optimización, que se estableció mediante un algoritmo genético [14].

La ecuación (1) es también denominada función *objetivo*, donde n sólo toma valores impares y L_i los componentes de un vector $L = [x \ y \ z \ w]$, con la función *objetivo* se delimita lo que se pretende disminuir a través de un algoritmo genético de optimización.

A través de Matlab® y usando específicamente el comando *ga* (*Genetic Algorithm*) el autor programó los códigos correspondientes a la función *objetivo* y su optimización mediante algoritmos genéticos.

El método de optimización utiliza los ángulos de disparo en el primer cuarto de onda, asistido por el vector L que indica al programa el nivel de tensión al que pertenecen los ángulos tomados como población. Para la optimización planteada la evolución del algoritmo se muestra en la fig. 9. En la fig. 10 se muestra la forma de onda encontrada, esta es la correspondiente a un vector de ángulos $L = [3 \ 3 \ 5 \ 9 \ 11]$. Esto indica que la modulación tendrá un pulso y medio en los dos primeros escalones 2 pulsos y medio en el tercer nivel; 4 y medio en el cuarto escalón y 5 pulsos y medio en el quinto escalón.

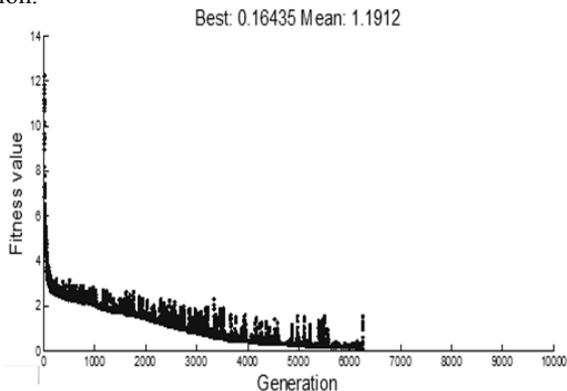


Fig. 9. Evolución del algoritmo genético.

Como se observa en la fig. 9, la evolución del algoritmo muestra como la solución óptima (*best fitness*), es decir el THD calculado converge en un valor de 0.164%. Este es un valor base para las simulaciones con modulación optimizada, ya que se espera que el porcentaje de THD en las ondas de salida generadas por el inversor con este tipo de modulación tengan valores aproximados a este.

La forma de onda obtenida en la salida del inversor con modulación optimizada para los ángulos calculados como población se muestra en la fig. 10 y se presenta su respectivo espectro armónico.

En busca de una mayor comprensión acerca del funcionamiento y comportamiento de los inversores multinivel con enclavamiento por diodos, se realizaron simulaciones en Matlab® según el esquema mostrado en la fig. 7.

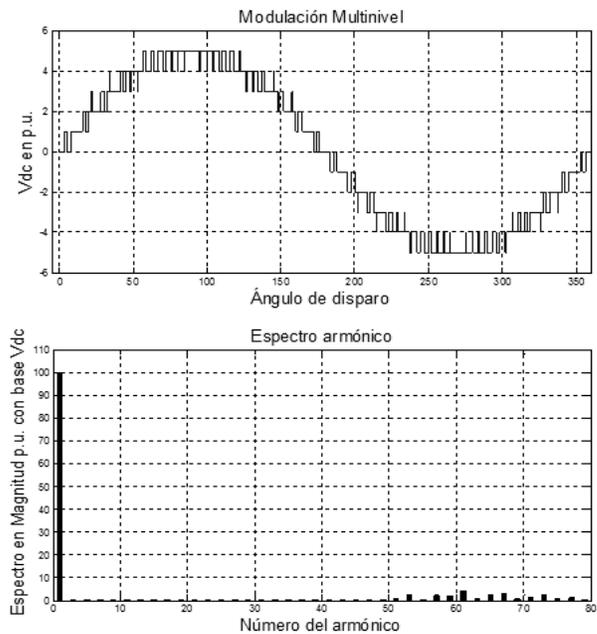


Fig. 10. Forma de la onda de tensión y espectro armónico de la onda con modulación optimizada

El inversor trifásico se utilizó como fuente para varios tipos de carga (Vacío, Resistiva, Resistiva-Inductiva, Resistiva-Capacitiva). En estas pruebas se observó las formas de onda de las tensiones, los espectros armónicos y el total de distorsión armónica THD. Con el fin de evaluar la calidad de la energía que este tipo de convertidor puede suministrar

IV. SIMULACIONES

A. Inversor en vacío (sin carga)

A continuación se muestra la forma de onda de las tensiones de línea y el espectro armónico, obtenidas en la simulación del convertidor sin carga.

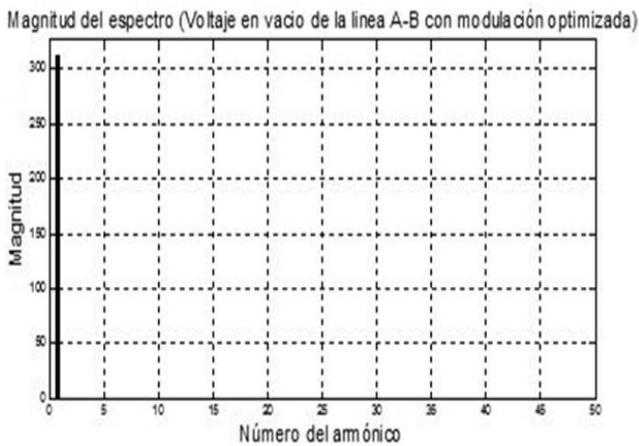
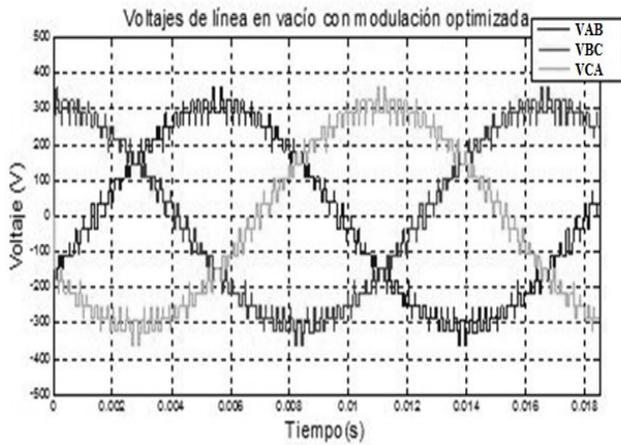


Fig. 11. Voltajes de línea en vacío y espectro armónico de línea A-B con modulación optimizada.

Como se puede observar el espectro armónico es prácticamente nulo. Esto debido a que en las tensiones de línea o tensiones compuestas aparecen muchos más niveles que las tensiones de fase, de esta manera si en el voltaje de fase existían 11 niveles en las tensiones de línea se presentarán 18 escalones. De esta forma se puede concluir que la calidad de la energía de la tensión de línea de este convertidor es óptima, presentando una distorsión muy baja en los primeros 50 armónicos, que son los tomados como límite para evaluar el THD según el estándar IEEE 519 [15].

B. Inversor con carga resistiva R

En la figura 12 se muestra la forma de onda de la tensión de línea y su respectivo espectro, al alimentar una carga resistiva de 1 KW y se observa que el espectro armónico en los primeros cincuenta componentes es prácticamente nulo, de esta manera se ratifica que es una salida de tensión optima en cuanto al total de distorsión armónica según la IEEE 519.

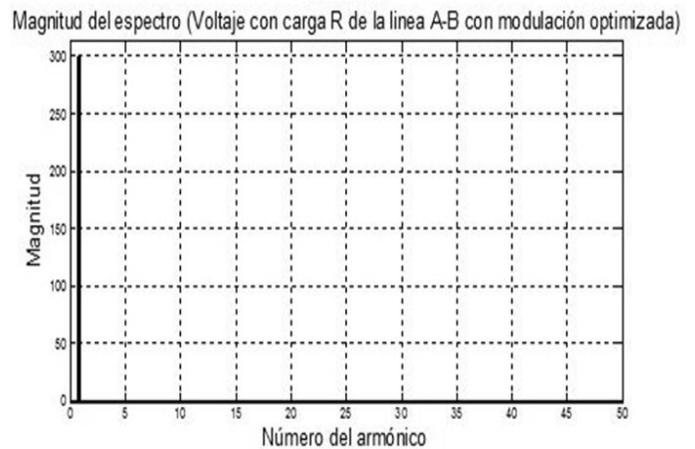
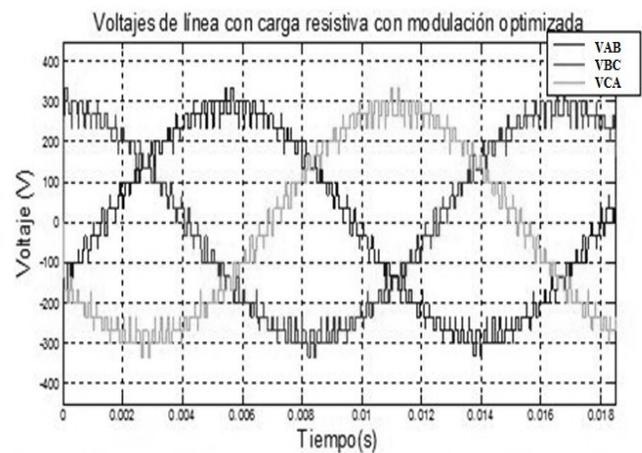


Fig. 12. Voltajes de línea carga R y espectro armónico de línea A-B con modulación optimizada

La forma de onda presenta el mismo comportamiento que en vacío, con los mismos niveles de tensión, sin embargo los niveles de voltaje no son iguales debido a que se presenta regulación debido a la carga, esto causa que los niveles de carga de los condensadores en el bus de CD disminuya lo que conlleva a que el valor de tensión de cada escalón tome un valor menor causando una disminución en la tensión pico y en el valor eficaz (rms) de la tensión de salida del convertidor.

C. Inversor con carga RL

En la fig. 13 se muestra la forma de onda y el espectro armónico de la onda de tensión compuesta a la salida del convertidor, cuando se alimenta una carga en atraso, la regulación es un poco menor que la presentada cuando sólo hay carga resistiva. Sin embargo el comportamiento de la distorsión armónica es idéntico.

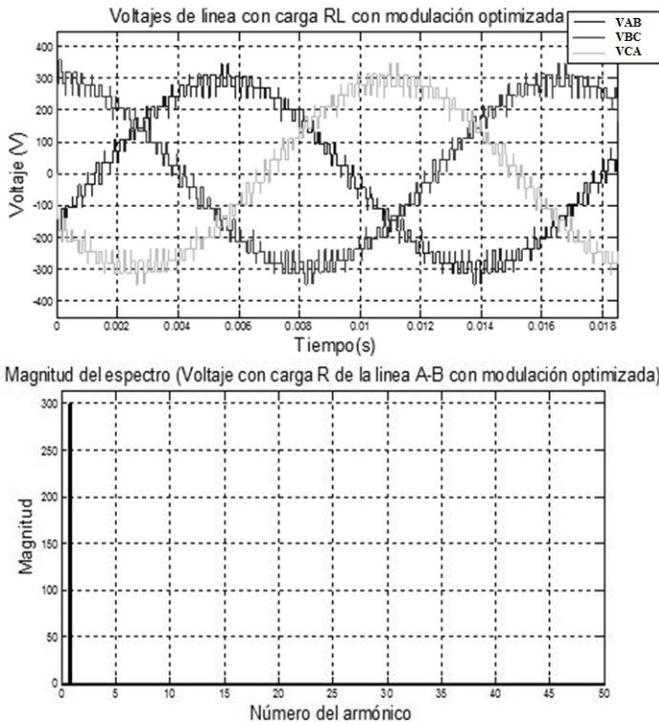


Fig. 13. Voltajes de línea carga RL y espectro armónico de línea A-B con modulación optimizada

D. Inversor con carga RC

En la fig. 14 se muestran los resultados para una carga RC

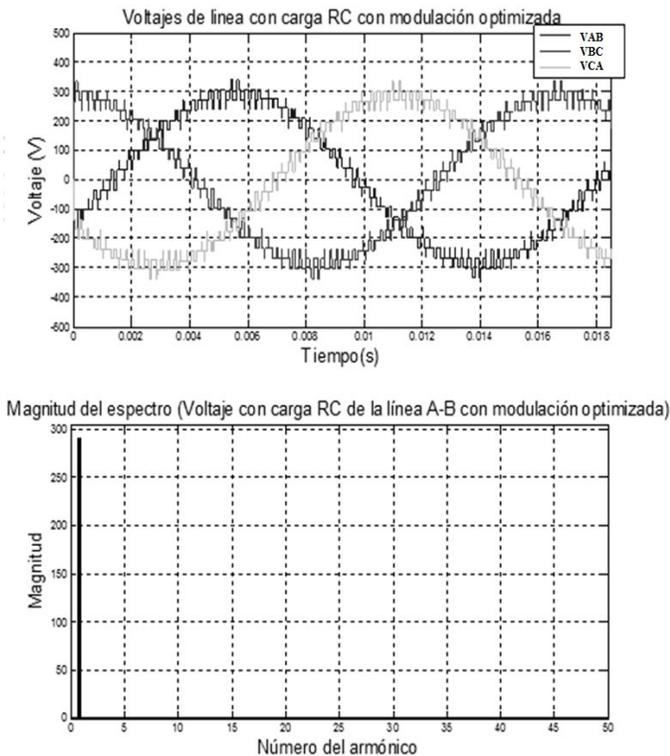


Fig. 14. Voltajes de línea carga RC y espectro armónico de línea A-B con modulación optimizada

En la fig. 14 se percibe la similitud con las simulaciones anteriores, sin embargo en esta simulación los pulsos presentan un comportamiento de crecimiento durante su duración, esto debido a los reactivos de la carga, de esta manera la regulación de tensión es un tanto menor que en los casos anteriores. Los valores de THD se muestran en el consolidado de la sección posterior.

V. RESULTADOS

Como se puede observar, las ondas de tensiones de línea para los diferentes tipos de carga presentan un comportamiento prácticamente sinusoidal para una frecuencia de 60 Hz, presentando por ende menor distorsión que los convertidores convencionales. Teniendo en cuenta la normatividad IEEE 519

Los resultados conseguidos en las simulaciones con la modulación optimizada para las tensiones de línea se pueden resumir en la tabla 2, todos los valores para los primeros 40 y 50 armónicos están dentro de los rangos planteados por las normas, logrando valores de índices de distorsión menores al 1%, sin embargo para los demás THD calculados (primeros 80, 100 y 1000 armónicos) se tienen valores demasiado altos, pero esto es consecuencia del modelo matemático (*fitness*), ya que solamente fue acotado en el armónico 50 a la hora de optimizarlo de acuerdo con la norma IEEE 519.

TABLA II
THD PARA TENSIONES DE LÍNEA CON MODULACIÓN OPTIMIZADA

CARGA	% THD Tensión de línea A-B				
	Armónicos evaluados				
	40	50	80	100	1000
Vacío	0.23	0.23	6.35	7.64	9.03
Resistiva	0.27	0.27	7.14	8.41	10.02
RL	0.19	0.19	6.76	8.10	9.58
RC	0.16	0.16	6.50	7.81	9.23

La evolución del algoritmo genético logró un valor base de THD para la modulación optimizada de 0.164%, lo que respalda estos resultados tan bajos para las simulaciones realizadas con este tipo de modulación.

Además se observa que la menor distorsión armónica se da para la carga combinada tipo resistiva-inductiva, esto debido a que la inductancia realiza un pequeño filtrado en la onda lo que contribuye a bajar esos porcentajes de THD, esto se observa mejor en una onda de corriente en la cual por efecto de filtrado del inductor la onda obtenida es casi una onda de tipo sinusoidal.

En general se puede afirmar que los resultados son muy convenientes puesto que estos tipos de inversores se usan para alimentar cargas que utilizan un voltaje nominal de 220V por lo cual al tener menores contenidos armónicos en las tensiones de línea las cargas percibirán una mejor calidad de la energía y no tendrán los problemas asociados a la exposición a ondas y corrientes distorsionadas debidas a los convertidores PWM convencionales [16].

A. Comportamiento del bus de condensadores

El bus de continua para el inversor en vacío no presenta desbalances de tensión, manteniéndose constante los 36 V que deben ser entregados por cada capacitor para formar los respectivos niveles de tensión, como se muestra en la fig. 15.

Esto hace que todos los interruptores de potencia manejen el mismo valor de voltaje haciendo que estos lleven a cabo su función de conmutación con un mínimo esfuerzo por tensión.

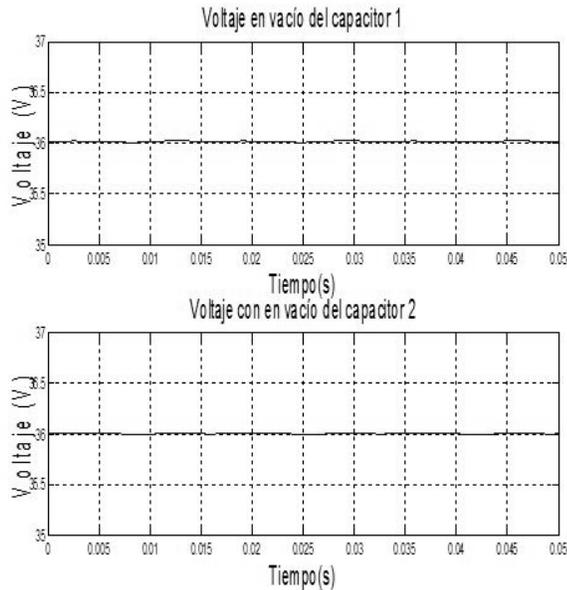


Fig. 15. Tensión en vacío de los condensadores C1 y C2 del inversor

El inversor multinivel simulado con carga resistiva R, produce pequeños desbalances de tensión en el bus de condensadores como se muestra en la fig. 16.

Sin embargo estos al no ser lo suficientemente grandes pueden ser controlados y corregidos con ayuda de la estrategia de modulación implementada y de esta manera evitar efectos no deseados en las ondas de salida generadas por el inversor.

En los resultados obtenidos se pudo observar que los capacitores 1, 2, 9 y 10 terminan los ciclos de la onda de salida cargándose por arriba de los 36 V, mientras que los capacitores de la parte central del circuito 3, 4, 5, 6, 7, y 8 terminan los ciclos descargándose, es decir por debajo de los 36V que deberían entregar normalmente.

Ahora bien, aunque no son desbalances muy críticos o pronunciados, cabe aclarar que hasta el desbalance más pequeño puede causar un mal funcionamiento del convertidor y por ende originar que los resultados esperados no sean los más adecuados, causando principalmente una mayor distorsión armónica en la salida y una repartición desigual de las tensiones en los *Mosfets*, lo que podría causar en el peor de los casos un daño irreparable en el dispositivo semiconductor.

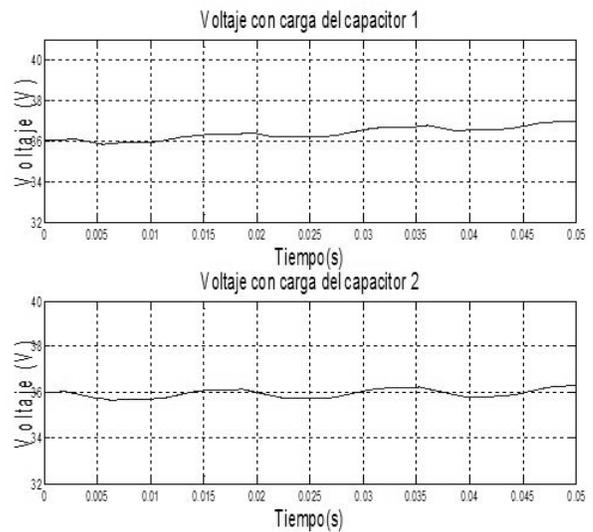


Fig. 16. Tensión con carga R de los condensadores C1 y C2 del inversor

El correcto funcionamiento del convertidor supone un nivel de tensión constante en cada uno de los condensadores tal y como se mostró en las simulaciones realizadas para el inversor en vacío, no obstante como se observa en las figuras de los niveles de tensión para el bus de condensadores con carga RL es una realidad que esto no ocurre.

Para este tipo de carga se hace notorio el desbalance de tensión del bus, reflejado en continuas cargas y descargas no equilibradas de los condensadores que lo conforman, al igual que las figuras de las simulaciones con carga R se observa que los condensadores 1, 2, 9 y 10 terminan en un estado de sobrecarga por arriba de los 36 V mientras que 3, 4, 5, 6, 7 y 8 finalizan en descarga, es decir por debajo de los 36 V de tensión que en teoría cada uno debería entregar. La fig. 17 muestra el comportamiento de los primeros dos condensadores.

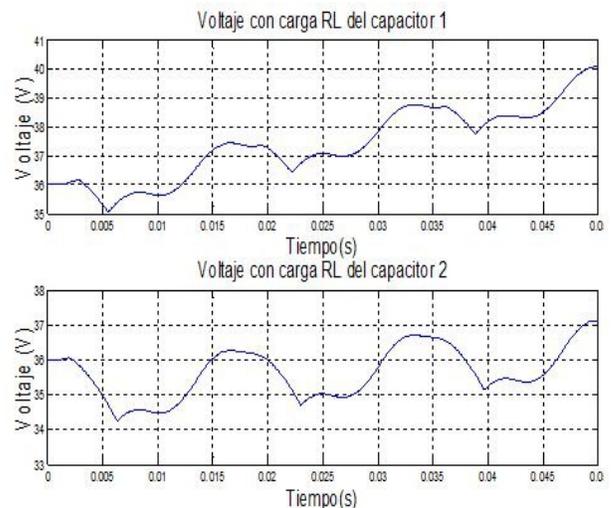


Fig. 17. Tensión con carga RL de los condensadores C1 y C2 del inversor

Estos desbalances de tensión generan que los niveles de voltaje sean mayores o menores a los que se quiere obtener, creando de esta manera una mayor distorsión en la forma de onda de la salida del inversor y a su vez haciendo que los interruptores de potencia estén sometidos a mayores esfuerzos por tensión debido a la distribución desequilibrada de voltaje que tienen que soportar.

El comportamiento del bus de capacitores con carga RC presenta características similares a las obtenidas con el tipo de carga RL, mostrando cargas y descargas de los condensadores continuamente solo que con picos de valores de tensión un poco más elevados como se muestra en la fig. 18.

En términos generales se pudo observar en los resultados de las simulaciones, a través de las gráficas obtenidas el desbalance que se produce en el bus de condensadores haciéndose más pronunciado para las cargas RL y RC, en vacío los condensadores al no tener una carga que alimentar se mantienen casi que constante, sabiendo que cada uno debe entregar de manera continua 36 V.

Los desbalances de tensión en el bus producen efectos indeseados en las salidas del inversor, que en la mayoría de los casos la estrategia de modulación utilizada es la primera en corregir. En nuestro caso utilizamos una modulación en la cual generamos los niveles de tensión sobre un marco de referencia de tiempo, lo que ayuda a mantener el equilibrio de los condensadores en el bus de continua minimizando posibles defectos en las salidas, es por esta razón que las ondas entregadas por el inversor arrojaron datos dentro de los establecidos por las normas, generando ondas con los escalones de tensión definidos y con una muy baja distorsión armónica.

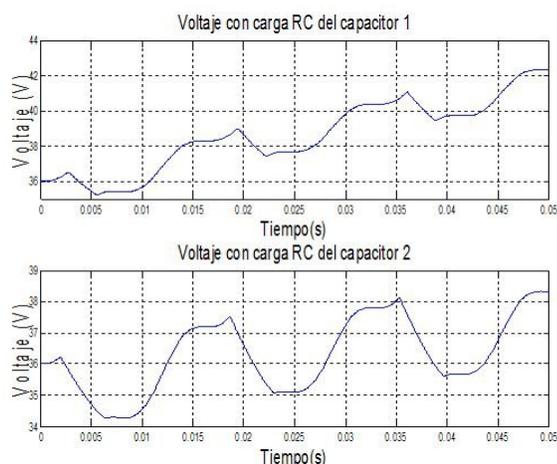


Fig. 18 Tensión con carga RC de los condensadores C1 y C2 del inversor

VI. CONCLUSIONES

La topología multinivel con enclavamiento por diodos proporciona mejores resultados que los convertidores estáticos convencionales, pues generan ondas de tensión y corriente de mejores características, con un contenido armónico mucho

menor como se pudo demostrar en las simulaciones realizadas, lo que los hace un equipo eficiente en el proceso de conversión de la energía.

El inversor multinivel desarrollado presentó una modulación PWM multinivel optimizada, con la cual se obtienen mejores resultados, como se puede evidenciar en las mediciones de THD arrojadas por las simulaciones, en las cuales se lograron valores por debajo del 0.5% para todos los tipos de cargas propuestas en el proyecto, comprobando así la buena elección de la estrategia de modulación y la gran capacidad como mitigador del contenido armónico de los inversores multinivel.

Los porcentajes de distorsión armónica con modulación optimizada en los voltajes y corrientes de salida se encuentran muy por debajo a los estipulados por las normas, considerando que para sistemas de hasta 69 KV y 20 A se permite un máximo de 5% en el THD de voltaje y corriente respectivamente, contribuyendo de esta manera con el mejoramiento de la calidad de la energía eléctrica.

El desbalance del bus de condensadores produce efectos no deseados en las ondas de salida del convertidor y causa además que algunos interruptores de potencia soporten voltajes más altos que otros, no obstante estas variaciones de tensión pueden ser compensados si se cuenta con una buena estrategia de modulación.

Los resultados de las simulaciones para el estudio del comportamiento de los condensadores mostraron, que el mayor desbalance del bus se produce para la carga de tipo RC siendo el condensador C1 con el pico de tensión de sobrecarga más alto con un valor de 42.13 V y el condensador C6 el que presenta la mayor descarga con un valor de 31.23 V.

VII. AUTHORIZATION AND DISCLAIMER

Authors authorize LACCEI to publish the paper in the conference proceedings. Neither LACCEI nor the editors are responsible either for the content or for the implications of what is expressed in the paper.

REFERENCIAS

- [1] J. Rodríguez, J. Lai and F. Z. Peng "Multilevel Inverters: A Survey of Topologies, Controls, and Applications". IEEE Transactions on Industrial Electronics, vol. 49, No. 4, August 2002.
- [2] C. A. Sanabria Sánchez. "Estrategia PWM implementada en un FPGA para aplicación en inversores multinivel". Tesis de maestría, Centro nacional de investigación y desarrollo tecnológico, México. 2004.
- [3] Rashid Muhammad H. "Electrónica de Potencia: Circuitos, Dispositivos y Aplicaciones". 3ª Edición. Pearson Educación. México. 2004.
- [4] E. Bárcenas. "Análisis y desarrollo de un inversor multinivel". Tesis de maestría, Centro nacional de investigación y desarrollo tecnológico, México, 2002.
- [5] J. A. Araque. "Diseño e implementación de un inversor multinivel monofásico con optimización de armónicos para aplicaciones en sistemas fotovoltaicos". Tesis de Maestría, Universidad de Pamplona, 2012.
- [6] J. L. Díaz, y L. D. Pabón. "Diseño y análisis de un inversor multinivel para la aplicación en un sistema híbrido de energía". Trabajo categoría de profesor asociado, Universidad de Pamplona, Colombia, 2011.

- [7] C. Elgueta. "Aplicación de un inversor multinivel como variador de frecuencia de un motor de inducción trifásico". (Tesis de Maestría), Pontificia Universidad Católica de Chile, Chile, 2005.
- [8] L. Franquelo, J. Rodríguez, J. León, S. Kouro, R. Portillo, and M. Prats, "The age of multilevel converters arrives". IEEE Industrial Electronics Magazine Junio 2008, Vol. 2, No. 2, 2008, pp. 28-39.
- [9] O. L. Jiménez Antúnez. "Estudio de Técnicas de Modulación para el Inversor Multinivel en Cascada Híbrido (Simétrico-Asimétrico)". Tesis de maestría, Centro Nacional de Investigación y Desarrollo Tecnológico, México, 2012.
- [10] L. A. Trejos. "Diseño e implementación de un inversor trifásico multinivel con fijación por diodos". Trabajo de grado, Universidad tecnológica de Pereira, Pereira, 2010.
- [11] N. V. Vanegas Méndez. "Análisis y simulación de un compensador serie para regulación de voltaje basado en inversor multinivel de diodo anclado". Tesis de maestría, Centro de investigación y de estudios avanzados del I.P.N unidad Guadalajara, México, 2008.
- [12] S. Ramírez Guerrero. "Estudio del filtro activo serie para regulación de tensión y control de corrientes armónicas". Centro nacional de investigación y desarrollo tecnológico, México, 2004.
- [13] R. A. Vargas Méndez. "Convertidor multinivel en cascada con emulación de fallas en circuito abierto en los interruptores". Tesis de maestría, Centro Nacional de Investigación y Desarrollo Tecnológico, México, 2011.
- [14] J. L. Diaz, L. D. Pabón and A. Pardo. "Harmonic distortion optimization of multilevel PWM inverter using genetic algorithms" On conference IEEE 5th Colombian Workshop on Circuits and Systems, Colombia, Bogotá, 2014.
- [15] IEEE Std. 519-1992 - IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems, IEEE, 1992.
- [16] M. Yumurtaci, S. Vakkas, S. Varbak, and H. Çdmen. "Comparison of Output Current V.Harmonics of Voltage Source Inverter used Different PWM Control Techniques". WSEAS Transactions on Power Ssystems, Vol. 3, 2008, pp 696-703.