

# Data Acquisition System for Radio Control Car 1:10 Scale Implemented in a Programmable Logic Device

Miguel Angel Rodríguez Fuentes, M. C.<sup>1</sup>, Alejandro Escamilla Navarro, M. C.<sup>1</sup>, Alfonso Campos Vázquez, M. C.<sup>1</sup>  
<sup>1</sup>Instituto Politécnico Nacional-UPIITA, México, mian100@hotmail.com, aescamin@hotmail.com, ing\_campos@hotmail.com

*Abstract— The data acquisition systems are essential for the study of the dynamic behavior of the vehicles. As a particular case is implemented in a programmable logic device system to acquire two signals of a mach: moving the left front cushion suspension and vehicle speed. Radio controlled vehicles used at 1:10 with 4x4 traction. The behavior of the damper and speed play a key role in the performance of a moving vehicle. The advantage of using a programmable logic circuit is implemented which can work simultaneously and were developed as a functional block by a hardware description language.*

*Keywords— Data acquisition, programmable logic device, radio control vehicle, vehicle dynamics, hardware description language.*

**Digital Object Identifier (DOI):** <http://dx.doi.org/10.18687/LACCEI2015.1.1.061>

**ISBN:** 13 978-0-9822896-8-6

**ISSN:** 2414-6668

**13<sup>th</sup> LACCEI Annual International Conference:** “Engineering Education Facing the Grand Challenges, What Are We Doing?”  
July 29-31, 2015, Santo Domingo, Dominican Republic      **ISBN:** 13 978-0-9822896-8-6      **ISSN:** 2414-6668  
**DOI:** <http://dx.doi.org/10.18687/LACCEI2015.1.1.061>

# Sistema de adquisición de datos para vehículo de radio control a escala 1:10 implementado en un dispositivo de lógica programable

Miguel Angel Rodríguez Fuentes, M. C.<sup>1</sup>, Alejandro Escamilla Navarro, M. C.<sup>1</sup>, Alfonso Campos Vázquez, M. C.<sup>1</sup>  
<sup>1</sup>Instituto Politécnico Nacional-UPIITA, México, mian100@hotmail.com, aescamin@hotmail.com, ing\_campos@hotmail.com

**Resumen** – Los sistemas de adquisición de datos son indispensables para el estudio del comportamiento dinámico de los vehículos. Como caso particular se implementa en un dispositivo lógico programable un sistema para adquirir dos señales de un vehículo: el desplazamiento del amortiguador frontal izquierdo de la suspensión y la velocidad de un vehículo. Se utiliza un vehículo de radio control a escala 1:10 con tracción 4x4. El comportamiento del amortiguador y la velocidad juegan un papel primordial en el desempeño de un vehículo en movimiento. La ventaja de utilizar un dispositivo de lógica programable es implementar circuitos que pueden trabajar de forma simultánea y fueron desarrollados en forma de bloques funcionales por medio de un lenguaje de descripción de hardware.

**Palabras clave** - Adquisición de datos, dispositivo lógico programable, vehículo de radio control, dinámica de vehículos, lenguaje de descripción de hardware.

## I. INTRODUCCIÓN

### A. Sistemas de adquisición de datos

De forma simple un sistema de adquisición de datos es una unidad de memoria electrónica que almacena datos definidos por el usuario en función del tiempo mientras el vehículo se encuentra en determinado camino. Los datos almacenados se descargan a la computadora donde pueden ser analizados en ocasiones con programas especializados.

Las categorías de los datos que se adquieren son tres: a) Funciones vitales del vehículo. Incluyen información relativa al motor y a la transmisión como son temperatura, presión, revoluciones por minuto del motor, etc.

b) Actividad del conductor. Parámetros relacionados directamente con el conductor y su manejo como son posición del acelerador, posición del volante, posición del pedal de freno, velocidad de la caja de cambio

c) Parámetros del chasis. Son señales relativas a la dinámica del vehículo como son velocidad del vehículo, aceleración longitudinal y lateral, posición de los amortiguadores, etc [1].

La necesidad de desarrollar el sistema de adquisición es debido al desarrollo de proyectos de investigación en el área de la dinámica de vehículos de radio control. La dinámica de los vehículos es el estudio de las fuerzas y factores que afectan el desempeño de un vehículo [2].

### B. Vehículo de prueba y datos por adquirir

El vehículo seleccionado es una *Traxxas Slash Ultimate* 4x4 con escala de 1:10, controlada por radio control y con motor de propulsión eléctrico sin escobillas (Fig. 1).



Fig. 1 Fotografía del vehículo de prueba Traxxas Slash Ultimate 4x4.

Se utiliza un vehículo a escala autos debido a que presentan los mismos fenómenos dinámicos que los de vehículos reales con ventajas desde el punto de vista económico, de seguridad y el poder probarlos sin necesitar una pista especial de pruebas.

En el presente trabajo se recaba información de la velocidad del motor de vehículo (categoría a) y los desplazamientos del amortiguador frontal izquierdo (categoría c).

La suspensión de un vehículo en movimiento está sujeta a muchas fuerza generadas por la aceleración, frenado, toma de curvas, características del camino, etc. Un ajuste correcto del amortiguador puede proveer la mayor contribución en el desempeño del sistema de suspensión [3].

### C. Sistemas digitales y la tarjeta de desarrollo

Los diseñadores pueden implementar sistemas digitales para una determinada aplicación utilizando una de las dos formas típicas: a) programando un microcontrolador o microprocesador o b) diseñando un circuito digital a la medida [4]. Se optó por diseñar el sistema de adquisición en un dispositivo lógico programable más específicamente en un arreglo de compuertas programables en campo (FPGA) debido a las características velocidad y de poder ejecutar circuitos digitales de forma simultánea a fin de que la adquisición de los datos en un determinado instante fuera el mismo para los sensores del sistema.

Para implementar el sistema de adquisición de datos se utilizó una tarjeta de desarrollo Nexys 2 con un FPGA Spartan 3E S500 de la compañía Xilinx. La tarjeta Nexys cuenta con una memoria de acceso aleatorio (RAM) donde se almacenarán los datos adquiridos por el sistema [5].

#### D. Lenguaje de descripción de hardware (HDL)

El diseño digital se realizó utilizando el lenguaje de descripción de hardware VHDL (Lenguaje de descripción de hardware de circuitos integrados de muy alta velocidad) y se realizó descomponiendo el problema en bloques sencillos interactuando entre sí para formar el sistema digital. Una ventaja importante es que los códigos en VHDL son independientes del dispositivo en el que se implementa, lo cual permite poder implementar los circuitos en cualquier dispositivo lógico programable siempre y cuando cuente con la capacidad suficiente en cuanto a los recursos utilizados [6].

### II. SISTEMA DE ADQUISICIÓN DE DATOS DESARROLLADO

El sistema de adquisición de datos se presenta como bloques funcionales los cuales se unen al final para obtener el diseño completo del sistema. Cada bloque es un circuito digital descrito en VHDL.

#### A. Bloque amortiguador

Para medir los desplazamientos del amortiguador se utiliza un encoder lineal incremental EM1-0-127-N de USDigital [7] junto con una tira o cinta lineal de 127 líneas por pulgada a fin de medir desplazamientos lineales con una resolución de 0.2mm. Para su funcionamiento se realizaron unas piezas en una impresora 3D explicado en [8]. La Fig. 2 muestra una fotografía del amortiguador con el sensor. El encoder lineal se conecta al circuito integrado LS7184 el cual es un convertidor de reloj de cuadratura cuya función es transformar las señales del encoder en dos señales que corresponden al sentido de desplazamiento y un tren de pulsos relativo a la cantidad de desplazamiento lineal. [7]

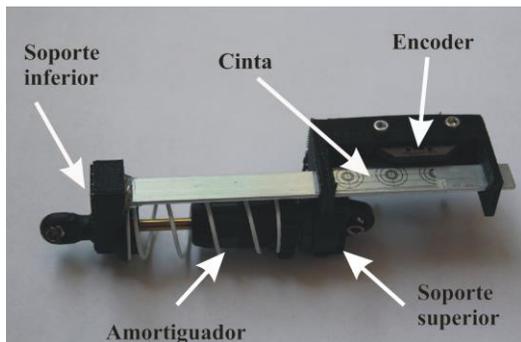


Fig. 2 Sistema del amortiguador y el sensor.

El bloque que implementa al circuito para medir los desplazamientos del amortiguador en VHDL se realizó mediante un contador ascendente-descendente módulo 128, con señal de reset asíncrono y activado por flanco descendente mostrado en la Fig. 3. Las señales de entrada *clk* y *updn* provienen del integrado LS7184, la señal de *reset* permite

llevar a cero el contador y la señal de salida de 7 bits lleva el conteo. La señal *clk* genera un pulso digital por cada desplazamiento de 0.2mm que detecta el encoder, y la señal *updn* tiene el nivel de 1 o 0 dependiendo del sentido de movimiento de la cinta respecto al encoder (compresión o extensión del amortiguador). Considerando el módulo del contador y la resolución de la cinta lineal del encoder el circuito puede medir hasta 25.6mm de desplazamiento. El amortiguador de la suspensión frontal del vehículo de prueba tiene un desplazamiento máximo de 24mm. El *reset* del contador se realiza por medio de un interruptor de la tarjeta de desarrollo utilizada.

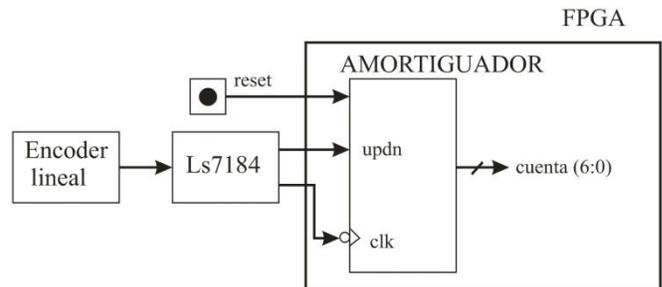


Fig. 3 Diagrama del bloque para la medición del desplazamiento del amortiguador.

#### B. Bloque velocidad del motor

La velocidad del vehículo se puede medir de forma indirecta midiendo la velocidad de rotación del motor o alguna parte de su transmisión. Para su medición se utiliza un sensor de efecto Hall Traxxas 6520 y un imán montado en el engrane de salida de la transmisión mostrada en la Fig. 4.

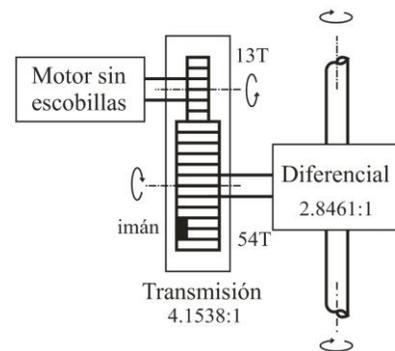


Fig. 4 Relación de la transmisión y el diferencial.

Mientras el imán no pase por el sensor se tiene un 1 lógico a la salida, de lo contrario un 0 lógico. El vehículo de fábrica ya cuenta con el sensor montado. El bloque para medir la velocidad del motor en VHDL se muestra en la Fig. 5 y es un medidor de pulsos por unidad de tiempo. La señal de entrada *sensor* corresponde al sensor de efecto Hall, la señal de reloj *clk* es una señal de 50MHz y la señal de *reset* es un interruptor externo, éstas dos últimas de la tarjeta de desarrollo. La señal de salida *f* corresponde al valor de la cantidad de pulsos en unidad de tiempo y se relaciona con la velocidad de rotación de la transmisión y del motor.

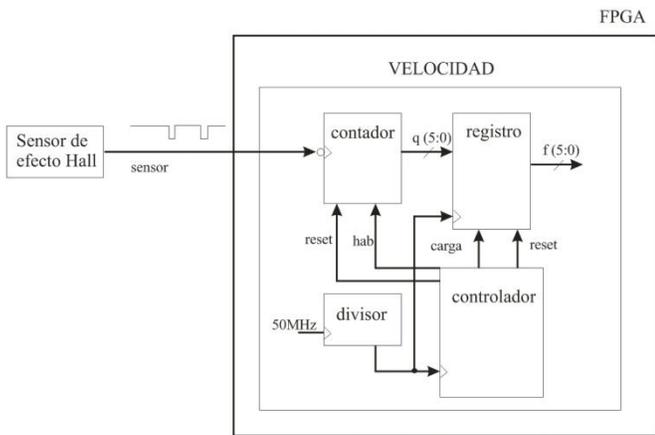


Fig. 5 Diagrama del bloque para la medición de la velocidad del motor.

El medidor de pulso por unidad de tiempo descrito por medio del lenguaje VHDL se constituye por 4 bloques: un contador, un registro, un controlador y un divisor de frecuencia. El contador es un contador ascendente módulo 64 activado por flancos descendentes con una señal de reset asíncrono, y una señal de habilitación de conteo. El registro que almacena temporalmente información es de tipo entrada y salida paralela de 6 bits, tiene una señal de *reset* y otra de carga, y su operación es con flancos ascendentes. El controlador es una máquina de 4 estados mostrada en la Fig. 6.

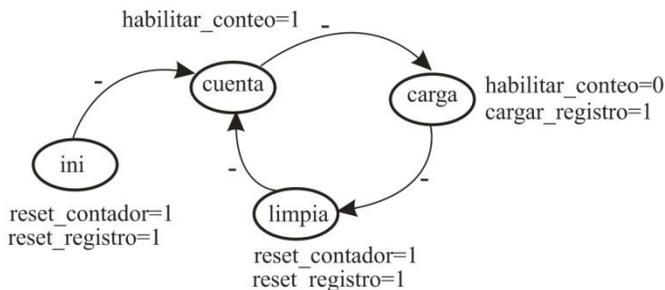


Fig. 6 Diagrama de estados del controlador del bloque velocidad para el motor.

En el estado *ini* se generan las señales para llevar al contador y al registro a ceros (*reset*). En el estado *cuenta* el bloque contador recibirá la señal del sensor de efecto Hall e incrementará su valor cada que dicho sensor detecte un desplazamiento. En el estado *carga* se deshabilita al contador y su valor de conteo se guarda temporalmente en el registro. Finalmente la máquina de estados pasa al estado de *limpia* donde se lleva nuevamente al contador y al registro a ceros, posteriormente brinca al estado *cuenta* para tomar un nuevo valor y actualizar la lectura. El bloque divisor de frecuencia es un contador ascendente activado por los flancos ascendentes de una señal de reloj de 50MHz. El divisor genera frecuencias submúltiplos de potencias de dos a partir de 50MHz. De todas éstas frecuencias se seleccionó una señal de 5.96Hz cuyo periodo es de 0.1677s.

Recordando que el objetivo fue diseñar un medidor de pulsos por unidad de tiempo, el bloque de la Fig. 6 nos entrega un valor binario que indica cuantos pulsos sucedieron en 0.1677s.

### C. Bloque de escritura a la memoria de acceso aleatorio (RAM)

La tarjeta de desarrollo NEXYS 2 (Digilent) tiene una memoria RAM Celular de 128Mbit Micron M45W8MW15 organizada en 8Mbytes por 16bits [5]. Para el sistema se utiliza como una memoria SRAM asíncrona. Las localidades de memoria de 16 bits se utilizan para almacenar en la parte baja (8 bits menos significativos) el valor de la cuenta del encoder lineal (amortiguador) y en la parte alta el número de pulsos por unidad de tiempo del sensor de efecto Hall (velocidad). El diagrama del bloque de escritura se muestra en la Fig. 7.

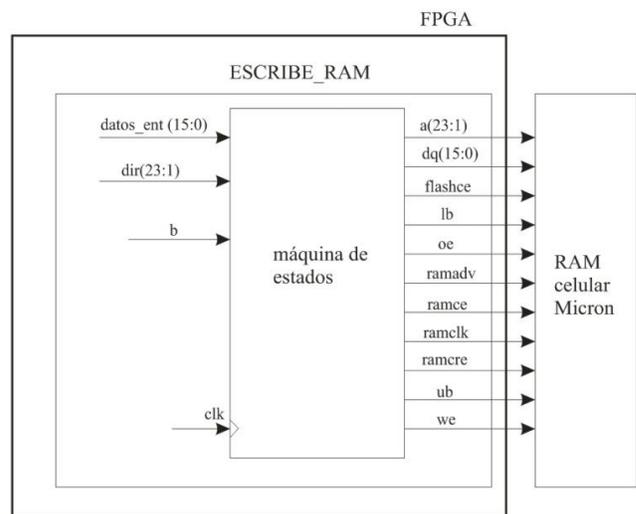


Fig. 7 Diagrama del bloque para realizar la escritura de una localidad de memoria en la memoria externa

Para realizar las operaciones de lectura de la memoria se realizó una máquina de 6 estados (Fig. 8) descrita en VHDL

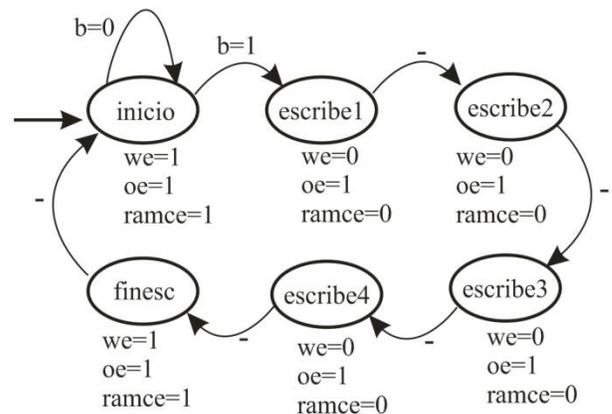


Fig. 8 Diagrama de estados para la escritura de datos.

El estado *inicio* está en espera de realizar el proceso de escritura de datos en la memoria lo cual se controla por el valor de la señal *b*. Cuando  $b=1$  máquina de estados brinca a los estados de *escribe1* a *escribe 4* en los cuales se realiza la escritura de datos. Se requirieron 4 estados de escritura ya que debido a la velocidad de reloj de la tarjeta de 50MHz y las características del fabricante de la memoria RAM que especifica de al menos 70ns para realizar una escritura en memoria. Con estos estados propuestos se trabaja a 80ns de tiempo de escritura. El estado *finesc* finaliza la escritura y regresa nuevamente al estado *inicio*. La salida *we* es la habilitación de escritura de la memoria RAM, debido a que es una señal activa en bajo es por lo cual vale 0 en los estados de *escribe1* a *escribe4*. La señal *oe* es la habilitación de la salida de datos hacia la memoria RAM, por eso se mantiene para todos los estados en 1. La señal *ramce* (chip enable) es una señal de habilitación en bajo para la memoria RAM. Las otras señales de salida mostradas en Fig. 7 corresponden a señales adicionales para el uso de la memoria.

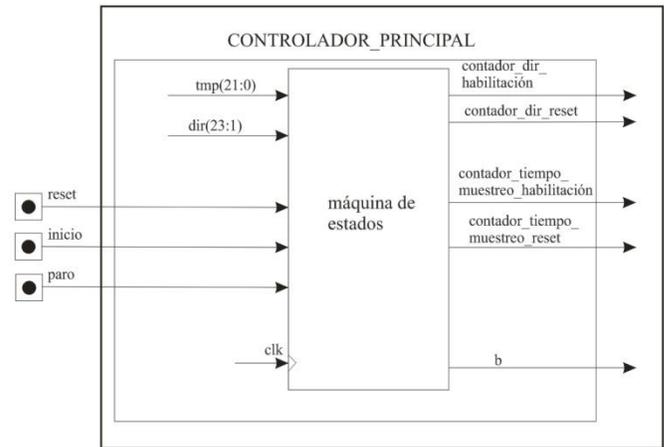


Fig. 10 Diagrama del bloque del controlador principal

#### D. Bloque contador de direcciones

Los datos adquiridos (encoder y sensor de efecto hall) se guardarán en localidades continuas de la memoria RAM. Por lo cual es necesario el bloque de contador de direcciones (Fig. 9).

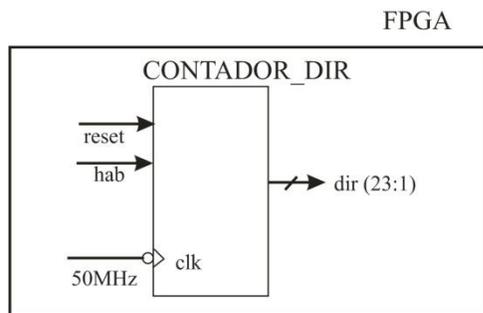


Fig. 9 Diagrama a bloque del contador de direcciones.

#### E. Bloque del controlador principal

El controlador principal coordina la operación de los bloques contador de direcciones, temporizador y el de la memoria RAM (Fig. 10). Es una máquina de 12 estados (Fig. 11) la cual se describió en VHDL.

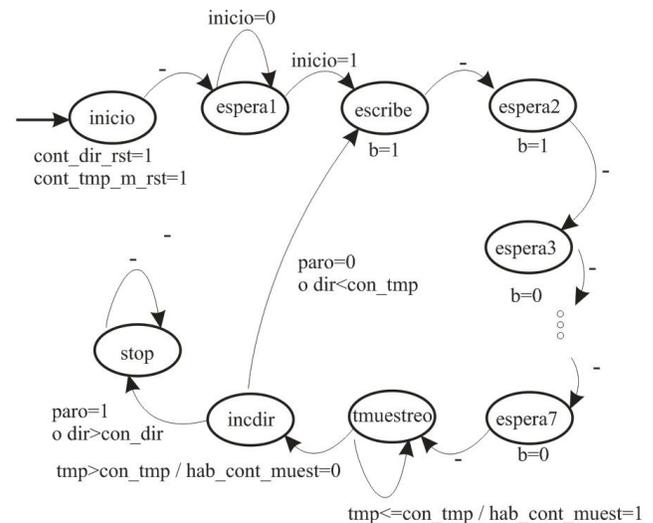


Fig. 11 Diagrama de estados del controlador principal.

El estado *inicio* lleva a cero tanto al bloque contador de direcciones y al bloque contador para tiempo de muestreo. Posteriormente en el estado *espera1* se verifica si el usuario del sistema ha oprimido momentáneamente el botón para iniciar la captura de los datos, de lo contrario permanecerá en dicho estado. Si el usuario oprimió el botón entonces se pasa al estado *escribe* en donde se habilita al bloque de la memoria RAM para que realice la escritura del dato del encoder y el sensor de efecto Hall. Los estados *espera2* a *espera7* dan tiempo a que la memoria RAM realice la escritura. En el estado *tmuestreo* se habilita al bloque contador para tiempo de muestreo y se verifica el valor de dicho contador, si el valor es menor o igual a una constante definida por el usuario (*con\_tmp*), permanecerá en el estado *tmuestreo* de lo contrario pasará al estado *incdir* y deshabilita al contador. El estado *incdir* habilita al bloque contador de direcciones para que en la siguiente captura de datos se guarde en la siguiente dirección de la memoria RAM. También en este estado se verifica si el número de muestras definido por el usuario (*con\_dir*) se

cumplió o si el usuario oprime el botón de paro, si así fuera pasa al estado de *stop*, de lo contrario brinca al estado de *escribe* para repetir el proceso por cada dato que se adquiere y se guarda en la memoria RAM.

Considerando una frecuencia de la señal de reloj de 50MHz el valor de *con\_tmp* del diagrama de estados esta dado por

$$con\_tmp = (N)^{-1} (50,000,000) \quad (1)$$

Donde:

*con\_tmp*=constante para el tiempo de muestreo.

N=número de muestras por segundo.

El valor de *con\_dir* esta dado por

$$con\_dir = (N) (P) \quad (2)$$

Donde:

*con\_dir*=constante del número de muestras por adquirir

N=número de muestras por segundo.

P=tiempo durante el cual se desea adquirir datos.

#### F. Bloque de contador para tiempo de muestreo

El bloque contador para tiempo de muestreo (Fig. 12) es un contador ascendente activado por flanco descendente, con señal de reset asíncrono y señal de habilitación de conteo. El contador es módulo 4,194,304 por lo cual su salida es una señal de 22 bits.

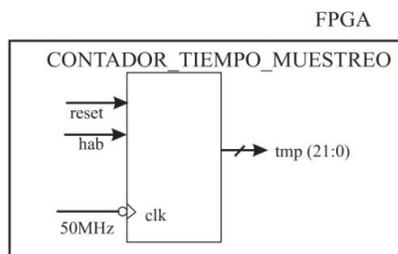


Fig. 12 Diagrama del bloque para el contador del tiempo de muestreo.

#### G. Integración de los bloques

Se creó un paquete en VHDL que hace referencia a cada uno de los bloques y se realizó un archivo principal en VHDL donde se hace uso del paquete y se realiza la conexión de todos los bloques. Una de las ventajas de realizar los circuitos digitales de esta forma es la posibilidad de realizar modificaciones de forma individual a cada bloque, o el poder utilizar los mismos bloques varias veces en el caso de varios sensores del mismo tipo. El diagrama del circuito principal se muestra en la Fig. 13.

#### H. Pruebas del sistema

Habiendo sintetizado e implementado el diseño se programó el PFGA de la tarjeta de desarrollo. Actualmente el diseño sintetizado tiene un retardo de propagación de 9.868ns. Se utiliza del FPGA 96 slices, 107 Flip-Flops, 125 tablas de verdad de 4 entradas, 67 bloques de entrada-salida y 3 relojes globales. En la Fig. 14 se muestra la implementación del circuito en el FPGA utilizando el programa Xilinx ISE Web Pack.

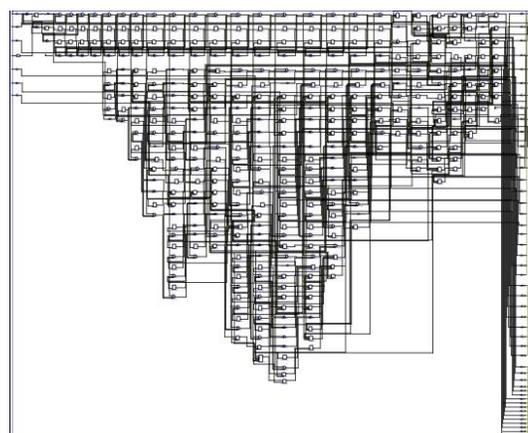


Fig. 14. Implementación del sistema en el FPGA.

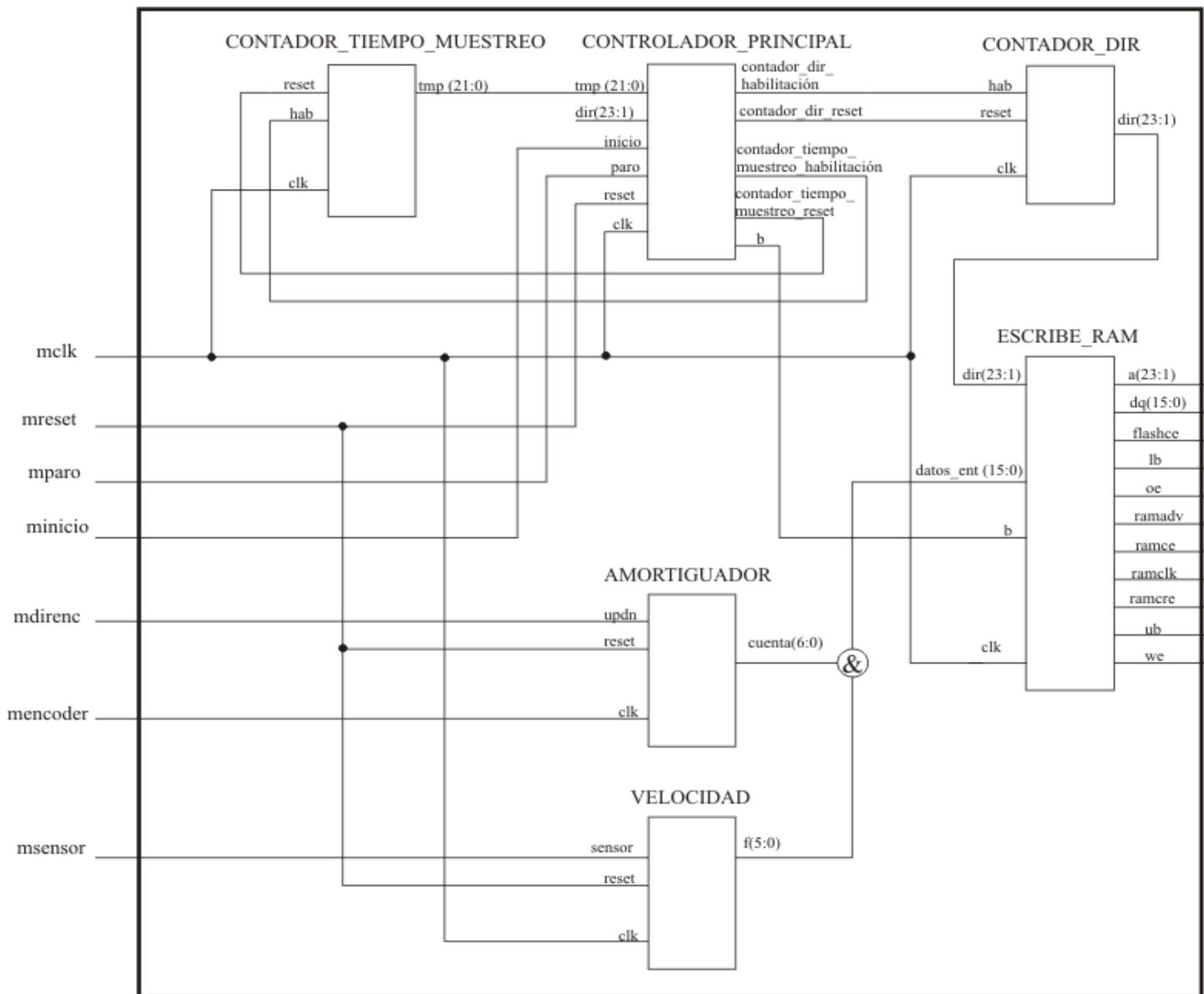


Fig 13. Diagrama de la interconexión de los bloques del sistema.

La programación del FPGA se realiza por medio del puerto serial universal (USB) y utilizando el programa del fabricante.

De la tarjeta de desarrollo Nexys se utilizó un puerto externo para conectar las señales provenientes de la tarjeta auxiliar la cual maneja la información tanto del encoder como del sensor de efecto Hall. Un botón de la tarjeta se utilizó para inicializar múltiples bloques por medio de una señal de reset y otro botón es para que el usuario al oprimirlo inicie el proceso de adquisición de los datos. El sistema como ya se mencionó termina de adquirir datos una vez que llega al número de muestras definido previamente por el usuario, o también se puede detener el proceso de muestreo si se oprime un botón de paro. Una de las pruebas realizadas fue la de adquirir 2400 datos con un tiempo de muestreo de 400 muestras por segundo. Se registraron los datos partiendo el auto del reposo y acelerando hasta su velocidad máxima, y desacelerando con una trayectoria recta sobre pavimento uniforme. En la Fig. 15 se muestra una fotografía del vehículo de prueba con la tarjeta de desarrollo y auxiliar montados sobre el chasis. La

alimentación de la tarjeta se realiza mediante una batería de 9.0V.

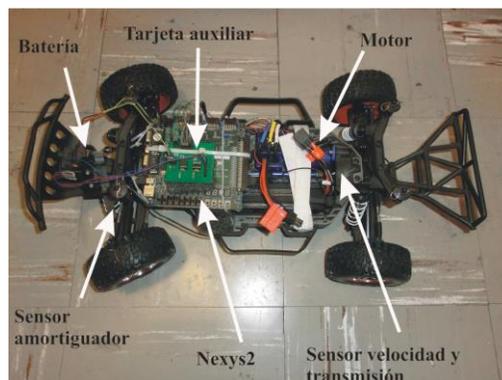


Fig. 15. Fotografía del vehículo de prueba con la tarjeta de desarrollo.

Los datos adquiridos y guardados en la memoria RAM se leen mediante el programa de aplicación del fabricante y los datos se guardan como un archivo binario. El archivo contiene palabras de 16 bits conteniendo cada una el valor de los 2 sensores medidos. Mediante un programa lector de archivos binarios los datos se exportaron a una hoja de cálculo donde se pueden analizar. En la Fig. 16 se grafican los datos obtenidos de una prueba en donde se muestran los valores de compresión y extensión del amortiguador frontal delantero. El valor de las lecturas iniciales (muestras 1 a 143) corresponde a la compresión del amortiguador debido al peso propio del vehículo, después al acelerar y por la transferencia de peso a la parte posterior del vehículo se tiene una extensión del amortiguador (muestras 143 a 1,279). A pesar de ser un piso uniforme el sistema registra las variaciones del pavimento sobre el que viaja y el movimiento de la suspensión. Los valores se adquieren como números binarios sin signo convertidos a enteros para su manejo en la hoja de cálculo. Cada incremento en 1 equivale a 0.2mm de desplazamiento del amortiguador.

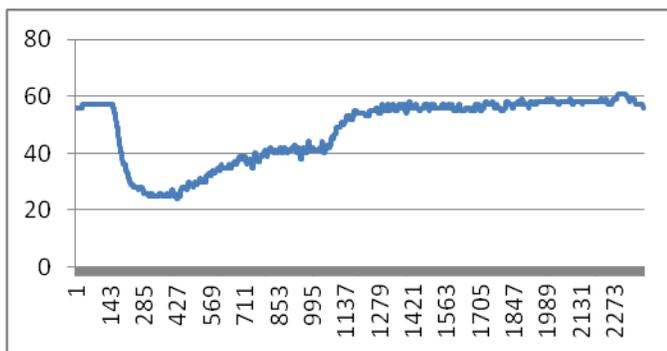


Fig. 16. Gráfica de los datos del desplazamiento (compresión y extensión) del amortiguador durante una prueba.

En la Fig. 17 se grafican los datos correspondientes a 2400 datos de velocidad. Debido a que el sensor de velocidad opera con un sensor de efecto Hall y solo se tiene un imán por cada revolución es que la lectura de las velocidades del vehículo no tienen mayor resolución. Nuevamente los datos son números binarios posteriormente llevados a enteros, los cuales se pueden convertir a velocidad de desplazamiento lineal del vehículo considerando la relación de transmisión y el diámetro de los neumáticos.

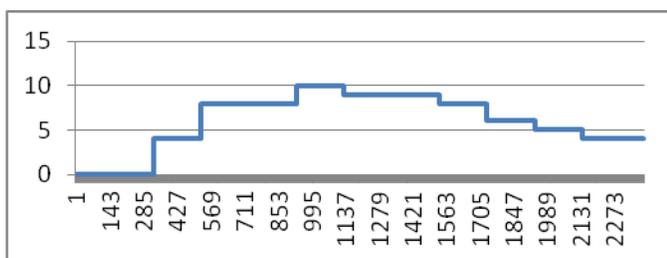


Fig. 17 Gráfica de los datos de velocidad adquiridos durante una prueba del sistema.

En base a la relación del diferencial 4.1538:1 del vehículo y el diámetro de las ruedas de 109.5mm [9] la velocidad lineal del vehículo se calcula por:

$$V = 2.5944 X \quad (3)$$

Donde:

V=velocidad en km/h.

X=número de pulsos en 0.1677s.

Por ejemplo para la Fig. 17 se tiene que la velocidad máxima durante la prueba fue de 25.94 km/h.

## CONCLUSIONES

El diseño a bloques del sistema de adquisición de datos implementado en un FPGA permite la ejecución simultánea de cada bloque al ser cada uno un circuito digital. Al sistema se le pueden agregar en el futuro mayor cantidad de sensores, por ejemplo en el caso de que se tuvieran los cuatro amortiguadores del vehículo se tendría entonces cuatro bloques idénticos de los ya desarrollados para medir cada uno un amortiguador. La memoria RAM solo puede en un determinado momento guardar una palabra de 16 bits en una localidad de memoria, en caso de tener más sensores en el vehículo se requiere de un sistema de registros para almacenar en determinado instante el valor de todos los sensores y posteriormente realizar la escritura de los mismos en una secuencia ordenada de localidades de la memoria. La limitante actual de la velocidad del sistema de adquisición desarrollado la determina el tiempo de escritura de la memoria que actualmente es de 80ns, por lo cual la velocidad de adquisición de datos puede sobrepasar fácilmente las 1000 muestras por segundo que es una velocidad típica ofrecida por los sistemas de adquisición de datos para vehículos comerciales y de carrera, los cuales son sistemas de tecnología propia y de un alto costo. Los desplazamientos medidos por el amortiguador se relacionan con a la dinámica de la suspensión, con lo cual se puede realizar análisis de velocidad instantánea, histogramas de velocidad y así poder estudiar los fenómenos de compresión y extensión del amortiguador. El uso de un dispositivo de lógica programable para el proyecto es también un ejemplo real de aplicación de estos dispositivos en contraste con la programación de los microcontroladores y microprocesadores enseñado en los cursos de Ingeniería. Muchas carreras de Ingeniería llevan asignaturas de sistemas digitales y microcontroladores, sin embargo las aplicaciones de proyectos de tesis o terminales generalmente se enfocan a los microcontroladores muchas veces por su facilidad y no en base a los requerimientos del problema a resolver. Como trabajo futuro se incrementará el número de sensores que involucren a los 4 amortiguadores, sensores de velocidad para cada rueda, el uso de un acelerómetro y giroscopio, etc., a fin de continuar con los análisis dinámicos del vehículo de prueba en diversas condiciones.

## REFERENCIAS

- [1] J. Segers, *Analysis Techniques for Racecar Data Acquisition*, Warrendale, PA: SAE International, 2008.
- [2] D. Alexander, *High-Performance Handling for Street or Track*: Motorbooks, 2011.
- [3] J. Zuijdijk, *Vehicle Dynamics and Damping*, Authorhouse, 2013.
- [4] F. Vahid, *Digital Design using RTL design, VHDL and Verilog*. Wiley, 2010.
- [5] Digilent. *Nexys 2 Reference manual*, <http://www.digilentinc.com>, 2014.
- [6] F. Vahid, R. Lysecky, *VHDL for digital design*, Wiley, 2007.
- [7] US digital. *Incremental Linear Encoders*, <http://www.digilentinc.com>, 2014
- [8] M. Rodríguez, A. Escamilla, A. Campos. “*Análisis de la suspensión frontal izquierda de vehículo todoterreno AWD a escala 1:10 de radio control*”, Twelfth LACCEI Latin American and Caribbean Conference for Engineering and Technology, Guayaquil, Ecuador. 2014.
- [9] Traxxas. *Traxxas Slash Ultimate 6907L*, <http://www.traxxas.com>, 2014.