

Sistema de adquisición y transmisión de imágenes basado en FPGAs para prototipado de pico satélites tipo Cubesat

Alex Mauricio Obando¹, Miguel Ariza Triviño²

¹Universidad Sergio Arboleda, Bogotá, Colombia, alex.obando@usa.edu.co

²Universidad Sergio Arboleda, Bogotá, Colombia, miguel.ariza@usa.edu.co

This paper describes the development of a system for capturing and transmitting images in a FPGA for the development of Cubesat picosatellites. This system is implemented using FPGA technology, for its reconfigurability feature which allows evaluate the performance of different systems under the same hardware platform. It also uses an embedded processor that allows use co-design techniques to optimize hardware-software design process.

INTRODUCCIÓN

Las tendencias actuales de la electrónica buscan aumentar la eficiencia y el rendimiento de los sistemas, tratando de desarrollar productos tecnológicos cada vez más complejos. Particularmente en el área de la Ingeniería Aeroespacial, el desarrollo de picosatélites busca validar diferentes tecnologías para optimizar recursos e implementar nuevas aplicaciones aeroespaciales. Desarrollar un sistema de adquisición y transmisión de imágenes para picosatélites basado en dispositivos de hardware reconfigurables tipo FPGA genera un importante aporte al desarrollo de este tipo de aplicaciones, puesto que permite la implementación y validación rápida de diferentes sistemas sobre una misma plataforma física, reduciendo drásticamente los tiempos de desarrollo y los costos de fabricación de prototipos físicos. De otro lado, emprender el desarrollo de sistemas complejos hace que surja la necesidad de trabajar nuevas metodologías de diseño, una de estas metodologías es el codiseño donde el diseño del software y el hardware se hace de manera concurrente y sincronizada permitiendo agilizar el proceso de desarrollo y tener la capacidad de evaluar diferentes alternativas de diseño.

OBJETIVOS DEL PROYECTO

El objetivo de este proyecto es desarrollar una plataforma de prototipaje rápido para el diseño de subsistemas de captura y transmisión de imágenes para picosatélites. Los objetivos particulares para el desarrollo del sistema son: capturar imágenes provenientes de una cámara de video estándar, visualizarlas en una pantalla TFT, almacenar la imagen capturada, codificarla y enviar los datos de la imagen mediante comunicación RF a un dispositivo remoto. Posteriormente se debe decodificar y visualizar el archivo imagen.

dispositivo de recepción. Por otra parte se busca usar una metodología de diseño que permita la reutilización y escalabilidad del sistema planteado, y desarrollar una aplicación de aprendizaje para comprender todo el proceso del proyecto, de esta forma es posible que nuevos proyectos se desarrollen basados en este proyecto.

DESCRIPCIÓN DEL SISTEMA

En primera instancia se recibe la señal de video proveniente de una cámara fotográfica, el primer módulo se encarga de capturar la señal de video. El flujo de datos de video permanece en constante ejecución, el módulo de almacenamiento se encarga de los datos que se cargan en buffer para tener registro en el momento que se desea capturar la imagen. El módulo de interfaz del usuario permite la visualización de la imagen en pantalla TFT en tiempo real y establece patrones de captura mediante botones touch screen, para establecer en qué momento se captura la imagen.

El módulo de transmisión utiliza los registros de la pantalla TFT para acceder al contenido y permitir la codificación y envío de la imagen mediante el protocolo de comunicaciones RS-232, el cual es programado de manera que el apuntador se establezca cada 8 bits. El puerto serial es conectado un radio de comunicación el cual permite la transmisión de los datos se forma inalámbrica.

El módulo de recepción utiliza un radio de comunicación en el que se configura el puerto RS-232 de un PC, el cual recibe la trama de la imagen en formato ASCII, posteriormente se guarda en un aplicativo para la visualización. Con la información que se almacene es posible manipular los datos de la imagen que están organizados de forma matricial, consecutivamente se ubica la cabecera del formato y

el contenido, así es posible la visualización de la imagen en pantalla.

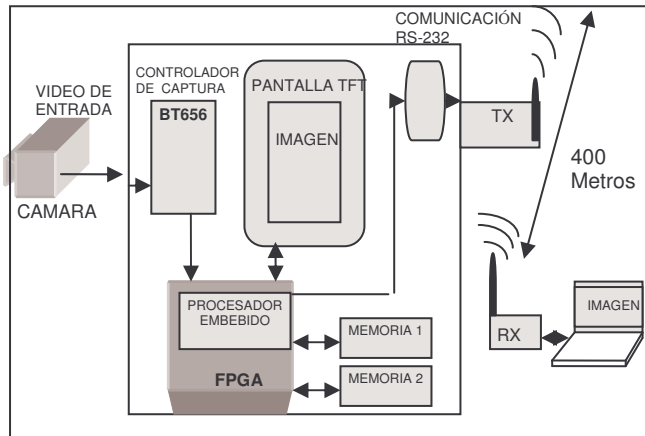


Figura 1: Esquema del sistema de captura y envío

DISEÑO

El desarrollo del sistema de diseño se estableció mediante la herramienta integrada de diseño Altium Designer® y la implementación se realizó sobre la plataforma Nanoboard II® del mismo fabricante.

El diseño de hardware se divide en cuatro módulos, cada uno de los cuales puede ser reutilizado en proyectos similares, el primer módulo de captura emplea un decodificador de video TVP5150, un puerto RCA para la entrada de la señal de video y protocolo I2C para la comunicación interna de los componentes. El segundo módulo es el de almacenamiento que está configurado con dos memorias, una SRAM para almacenamiento de datos y SDRAM para el software embebido. El tercer módulo se encarga de proveer la interfaz de usuario, la cual se realiza mediante una pantalla TFT que hace posible la visualización de video, esta a su vez está asociada a un controlador táctil para realizar captura y envío de la imagen. El cuarto módulo es el de comunicaciones y contiene un puerto de salida RS-232 para ser conectado con un radio Maxstream®, el cual es configurado a 9600 baudios para la envío de la imagen.

El software se divide en dos funciones principales, la primera función se encarga de captura de video y visualización en pantalla y la segunda función se encarga de capturar la imagen por medio de la interfaz gráfica y envío, en el cual se hace el proceso de descomponer la imagen en RGB para enviar de forma paralela de los tres colores.

La imagen capturada está delimitada por 240X270 pixeles lo cual resulta en 64800 bits, pero por la descomposición del color a RGB, se deben enviar tres veces esta cantidad, en consecuencia la cantidad total de la información asciende a 194400 bits a transmitir, con esto es posible determinar el tiempo de transmisión de la imagen desde el transmisor al dispositivo remoto.

$$\text{Tiempo estimado} = \frac{194400 \text{ bits}}{1200 \text{ bits/seg}} = 162 \text{ seg}$$

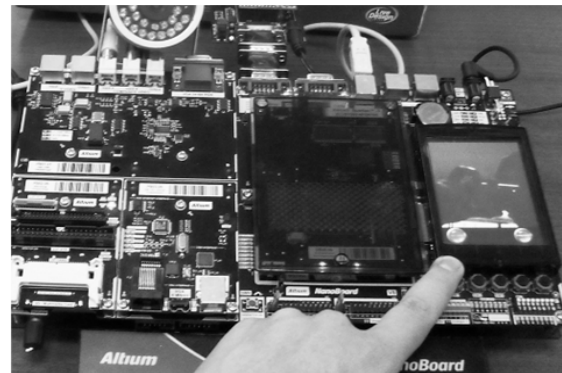


Figura 2: Implementación del sistema

CONCLUSIONES

Los desarrolladores de picosatélites buscan elementos cada vez más pequeños y con mayores capacidades, el uso de FPGAs permite el desarrollo de sistemas complejos optimizando los recursos, puesto que permite validar diferentes sistemas sobre una misma plataforma física y además por la capacidad de usar técnicas de codiseño permite tener mayor flexibilidad en el proceso de diseño, disminuir tiempos de diseño y minimizar costos de fabricación.

REFERENCIAS

- Ariza, M. and Luna, Iván (1990) “Diseño e implementación de un sistemas de alimentación eficiente y robusto para suministro de energía de un Picosatélite tipo cubesat” Universidad Sergio Arboleda.
- T. Sanssloni, A. Pérez, V. Torres Y J. Vallls, (2002) “Curso de procesamiento digital en FPGA” Universidad Politécnica de Valencia, España, pp 2.
- Harding, Benjamin F, (2006) “Rapid system prototyping with FPGAs”. EEUU: 1 ed, pp 180.
- Nagaonkar, M. Manwaring, , (2005) “An FPGA-Based Experiment Platform for Hardware “Software Co-Design, EE.UU, pp 8.